

Twen51 Technology Co., Ltd.

文档分类：**硬件开发**

文档名称：**ASRPRO 芯片数据手册**

日期：**2022/08/16**

一、芯片概述	3
二、引脚描述	6
三、系统描述	13
四、系统控制单元 SCU	20
五、DPMU	39
六、DMA	50
七、通用定时器和 PWM 输出	57
八、独立看门狗 (IWTD)	61
九、窗口看门狗 (WWTd)	64
十、DTR Flash	68
十一、IIC	78
十二、GPIO	85
十三、IIS	90
十四、UART	96
十五、ADC	106
十六、硬件设计	119
十七、电气特性	123
十八、封装信息	125
十九、芯片订购信息	128

一、芯片概述

ASRPRO 是新一代高性能神经网络智能语音芯片，集成了脑神经网络处理器和 CPU 内核，系统主频可达 240MHz，内置高达 640KByte 的 SRAM，集成 PMU 电源管理单元和高精度 RC 振荡器，集成双通道高性能低功耗 Audio Codec 和多路 UART、IIC、IIS、PWM、GPIO、PDM 等外围控制接口。芯片仅需少量电阻电容等外围器件就可以实现各类智能语音产品硬件方案，性价比极高。

ASRPRO 使用工业级设计标准，具有较高的环境可靠性，芯片工作温度范围在 -40°C 到 $+85^{\circ}\text{C}$ 之间，符合 MSL3 级湿敏等级，符合 IEC 61000-4-2 的 4K 接触放电试验标准，符合 FCC 电磁兼容标准，符合 ROHS 和 REACH 环保标准。

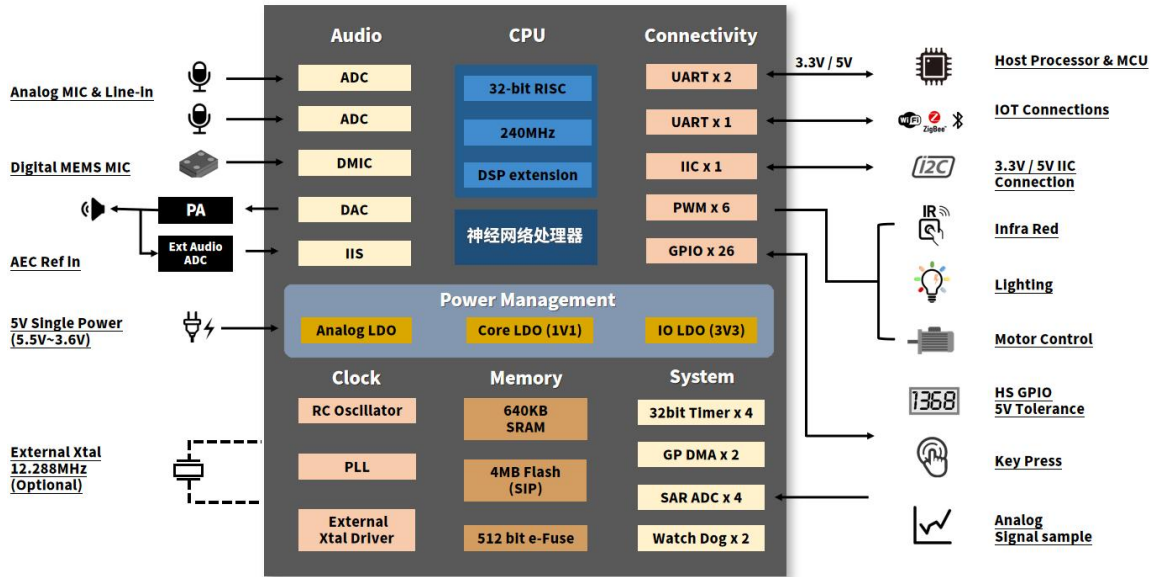
ASRPRO 采用了 3 代神经网络处理器技术，能支持 DNN\TDNN\RNN 等神经网络及卷积运算，支持语音识别、声纹识别、端侧 NLP、语音增强、语音检测等功能，具备强劲的回声消除和环境噪声抑制能力，语音识别效果优于其它语音芯片。该芯片方案还支持汉语、英语、日语等多种全球语言，可广泛应用于家电、照明、玩具、可穿戴设备、工业、汽车等产品领域，实现语音交互及控制和各类智能语音方案应用。

表G-1 芯片信息

芯片型号	FLASH 容量	RAM 容量	封装信息
ASRPRO-2M	2MByte	640KByte	SSOP24 (8.6mm*6mm*1.64mm)
ASRPRO-4M	4MByte	640KByte	SSOP24 (8.6mm*6mm*1.64mm)
ASRPRO-4M	4MByte	640KByte	QFN40 (5mm*5mm*0.85mm)

ASRPRO 可应用的部分产品领域：

- 智能家电
- 智能玩具
- 智能照明
- 智能可穿戴
- 智能工业
- 智能汽车



图G-1 芯片应用框图

芯片特性如下：

- 神经网络处理器
 - 采用硬件神经网络处理器进行神经网络运算
 - 增强 AI 语音处理功能，能支持 DNN\TDNN\RNN 等神经网络及卷积运算
 - 支持语音识别、声纹识别、端侧 NLP、语音增强、语音检测等功能
- CPU
 - 32 位高性能 CPU，运行频率最高支持 220MHz、240MHz
 - 32-bit 单周期乘法器，支持 DSP 扩展加速
- 存储器
 - 内置 640KB SRAM
 - 内置 512bit eFuse
 - 内置 2MB Flash、4MB Flash
- 音频接口
 - 内置高性能低功耗 Audio Codec 模块，支持双路 ADC 采样和单路 DAC 播放
 - 支持 Automatic Level Control (ALC) 功能
 - 支持 8kHz/16kHz/24kHz/32kHz/44.1kHz/48kHz 采样率
 - 支持一路 IIS 音频扩展通路
 - 支持一路 PDM 接口，可对接单个或两个数字 MEMS 麦克风
- 电源管理单元 PMU
 - 内置 3 个高性能 LDO，无需外加电源芯片，外围仅需少量阻容器件
 - 支持 5V 供电直接输入，供电范围最小支持 3.6V 输入，最大支持 5.5V 输入
- 时钟
 - 内置高精度 RC 振荡器，无需外部晶体和电容，校准后精度误差小于 2%
 - 也可以外接无源晶体，应用于对晶振精度有高要求的特殊场景

- **SAR ADC**
 - 1、4 路 12bit SAR ADC 输入通道，采样频率可达 1MHz
 - ADC IO 可与数字 GPIO 进行功能复用
- **外设和定时器**
 - 3 路 UART 接口，最高可支持 3M 波特率
 - 1 路 IIC 接口，可以外接 IIC 器件进行扩展
 - 6 路 PWM 接口，灯控和电机类应用可直接驱动
 - 内置 4 组 32-bit timer
 - 内置 1 组独立看门狗 (IWDG)
 - 内置 1 组窗口看门狗 (WWDG)
- **GPIO**
 - 支持 10、26 个 GPIO 口，可以作为主控 IC 使用
 - 除 PD 对应的 4 个 GPIO 口外，其它 GPIO 口可配置中断功能，全部 GPIO 口支持上下拉可配置
 - 部分 GPIO 支持宽压 5V 电平信号直接通信，无需外接电平转换
- **软件开发支持**
 - 提供在线、离线语音开发平台和应用方案示例，详情请访问：<http://twen51.com>
- **固件烧录和保护**
 - 支持 UART 升级和固件保护
- **EMC 和 ESD**
 - 良好 EMC 设计，支持 FCC 标准
 - 内部 ESD 增强设计，可通过 4KV 接触放电试验
- **ROHS 和 REACH**
 - 采用环保材料，支持通过 ROHS 和 REACH 测试
- **封装和工作温度范围**
 - 封装形式：SSOP24，尺寸为长 8.6mm，宽 6mm，高 1.64mm；QFN40，尺寸为长 5mm，宽 5mm，高 0.85mm
 - 环境工作温度：-40℃ 到 85℃

二、引脚描述

SSOP24 芯片引脚图如图 P-1 所示：

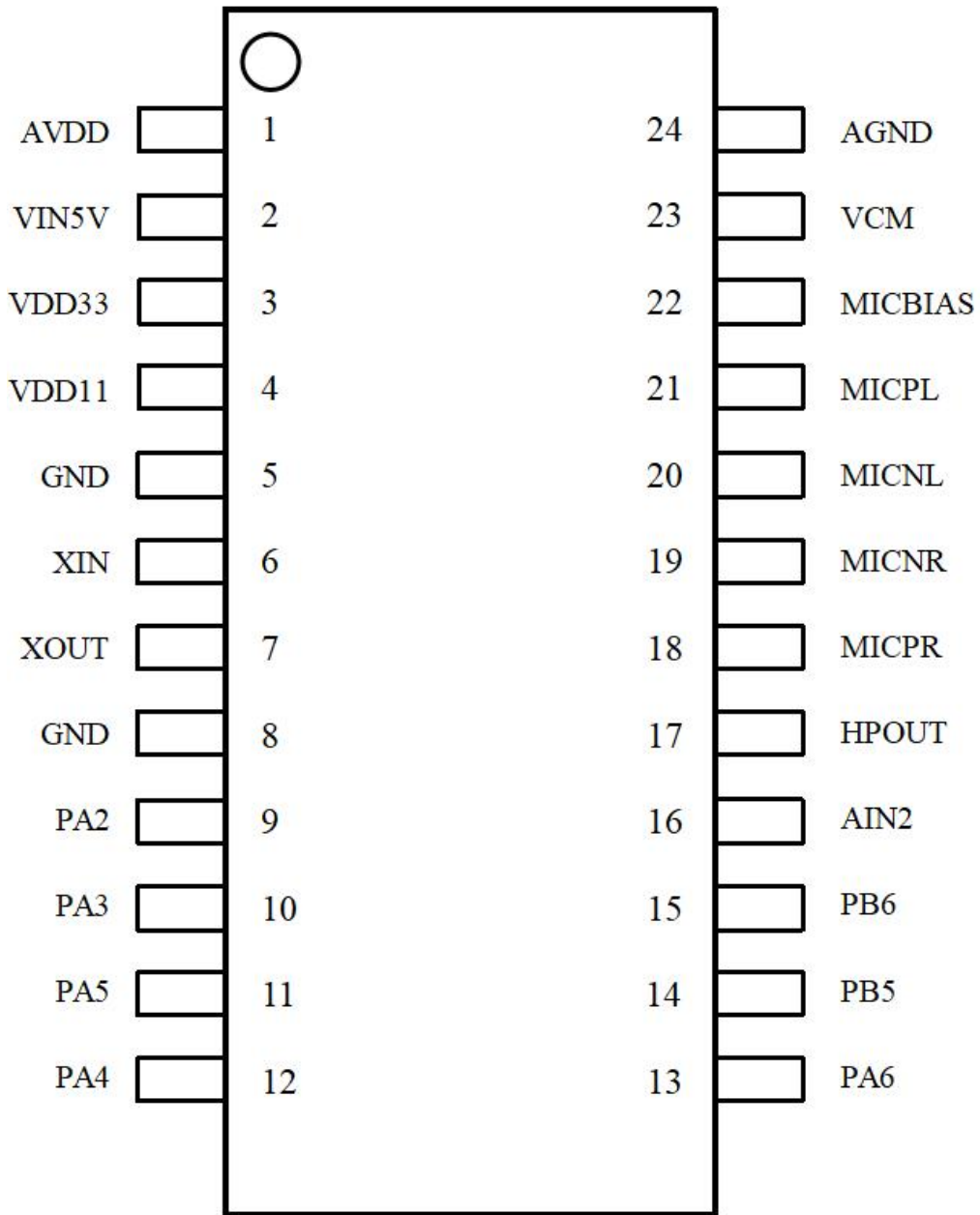


图 P-1 SSOP24 芯片引脚图

SSOP24 芯片各个引脚功能如下表描述:

表 P-1 SSOP24 芯片引脚功能描述

Pin Number	Pin name	Pin type	I/O 5V-Tolerant	I/O power-on default state	Description and alternate functions
1	AVDD	P	-	-	3.3V output or 3.3V analog power supply, output capacitance/input capacitance is 4.7uF
2	VIN5V	P	-	-	VIN5V is the PMU power supply input pin. The normal working input voltage range is 3.6V-5.5V. A 4.7uf input capacitor is connected externally. The maximum input voltage of this pin is 6.5V. Note that overvoltage and surge protection devices need to be added, such as a TVS and a 4.7 ohm resistor to protect against surge impact
3	VDD33	P	-	-	3.3V output, output capacitance/input capacitance is 4.7uF
4	VDD11	P	-	-	1.1V output or 1.1V Power supply, output apacitance/input capacitance is 4.7uF
5	GND	P	-	-	Ground PAD
6	XIN	I	-	-	1. XIN (external crystal and oscillator interface, initial state at startup, no external crystal oscillator is required for normal application) 2. GPIO PA0 3. PWM5
7	XOUT	O	-	-	1. XOUT(external crystal and oscillator interface, initial state at startup, no external crystal oscillator is required for normal application) 2. GPIO PA1
8	GND	P	-	-	Ground PAD
9	PA2	IO	√	IN, T+D	1. GPIO PA2 (Initial state at startup) 2. IIS_SDI 3. IIC_SDA 4. UART1_TX 5. PWMO
10	PA3	IO	√	IN, T+D	1. GPIO PA3 (Initial state at startup) 2. IIS_LRCLK 3. IIC_SCL 4. UART1_RX1 5. PWM1
11	PA5	IO	√	IN, T+D	1. GPIO PA5 (Initial state at startup)

Pin Number	Pin name	Pin type	I/O 5V-Tolerant	I/O power-on default state	Description and alternate functions
					2. IIS_SCLK 3. PDM_DAT 4. UART2_TX 5. PWM3
12	PA4	I/O	√	IN, T+U	1. GPIO PA4 (Initial state at startup) /PG_EN (Note1) 2. IIS_SDO 3. PWM2
13	PA6	I/O	√	IN, T+D	1. GPIO PA6 (Initial state at startup) 2. IIS_MCLK 3. PDM_CLK 4. UART2_RX 5. PWM4
14	PB5	I/O	√	IN, T+U	1. GPIO PB5 (Initial state at startup) 2. UART0_TX 3. IIC_SDA 4. PWM1
15	PB6	I/O	√	IN, T+U	1. GPIO PB6 (Initial state at startup) 2. UART0_RX 3. IIC_SCL 4. PWM2
16	AIN2	I/O	√	IN, T+U	1. GPIO PC4 (Initial state at startup) 2. IIC_SCL 3. PWMO 4. PDM_CLK 5. ADC input channel 2
17	HPOUT	O	-	-	DAC output
18	MICPR	I	-	-	Right Microphone P input
19	MICNR	I	-	-	Right Microphone N input
20	MICNL	I	-	-	Left Microphone N input
21	MICPL	I	-	-	Left Microphone P input
22	MICBIAS	O	-	-	Microphone bias output
23	VCM	O	-	-	VCM Output
24	AGND	P	-	-	Analog ground

上表中 I/O引脚的状态定义如下：

I 输入

O 输出

I/O 双向

P 电源或地

T+D 三态正下拉

T+U 三态正上拉

OUT 上电默认为输出模式

IN 上电默认为输入模式

所有IO支持驱动能力可配，上下拉电阻可配。

Note1: PG_EN引脚根据上电时电平状态判断是否进行编程，高电平时启动编程功能。

QFN40芯片引脚图如图P-2所示：

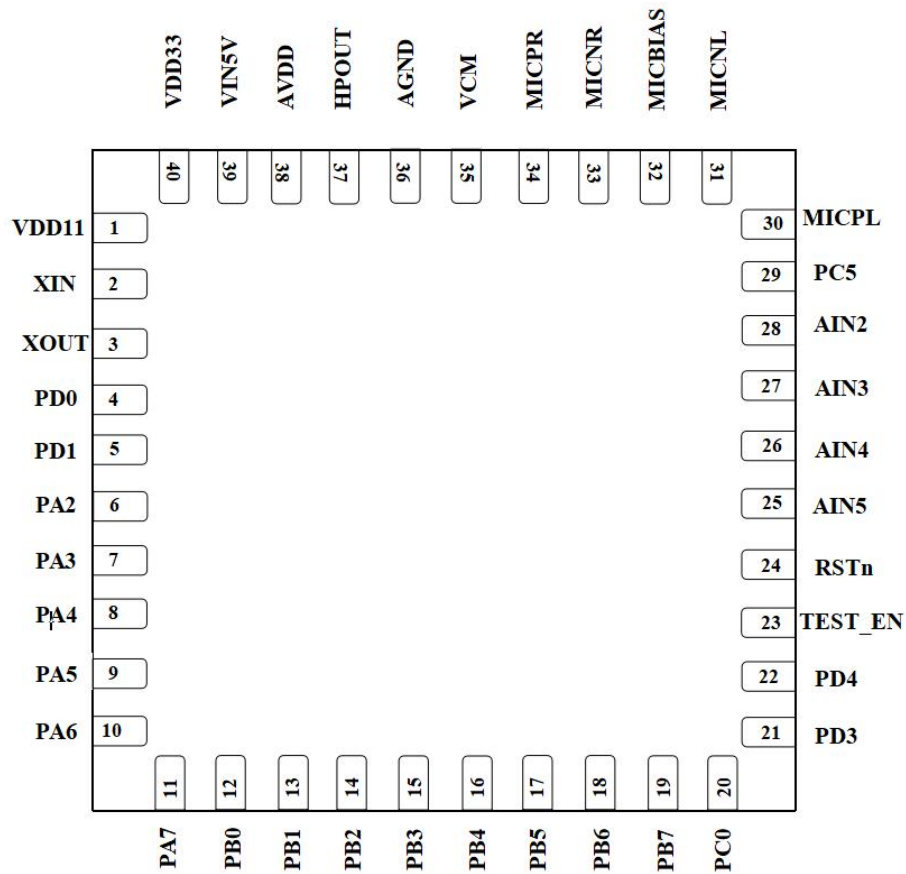


图 P-2 QFN40 芯片引脚图

QFN40 芯片各个引脚功能如下表描述：

表 P-2 QFN40 芯片引脚功能描述

Pin Number	Pin name	Pin type	IO 5V-Tolerant	IO power-on default state	Description and alternate functions
1	VDD11	P	-	-	1.1V output or 1.1V Power supply, output

					apacitance/input capacitance is 4.7uF
2	XIN	I	-	-	1. XIN (external crystal and oscillator interface, initial state at startup, no external crystal oscillator is required for normal application) 2. GPIO PA0 3. PWM5
3	XOUT	O	-	-	1. XOUT(external crystal and oscillator interface, initial state at startup, no external crystal oscillator is required for normal application) 2. GPIO PA1
4	PD0	IO	\int	IN,T+D	GPIO PD0
5	PD1	IO	\int	IN,T+D	GPIO PD1
6	PA2	IO	\int	IN,T+D	1. GPIO PA2 (Initial state at startup) 2. IIS_SDI 3. IIC_SDA 4. UART1_TX 5. PWM0
7	PA3	IO	\int	IN,T+D	1. GPIO PA3 (Initial state at startup) 2. IIS_LRCLK 3. IIC_SCL 4. UART1_RX1 5. PWM1
8	PA4	IO	\int	IN,T+U	1. GPIO PA4 (Initial state at startup) /PG_EN (Note1) 2. IIS_SDO 3. PWM2
9	PA5	IO	\int	IN,T+D	1. GPIO PA5 (Initial state at startup) 2. IIS_SCLK 3. PDM_DAT 4. UART2_TX 5. PWM3
10	PA6	IO	\int	IN,T+D	1. GPIO PA6 (Initial state at startup) 2. IIS_MCLK 3. PDM_CLK 4. UART2_RX 5. PWM4
11	PA7	IO	\int	IN,T+D	1. GPIO PA7 (Initial state at startup) 2. PWM0 3. UART1_TX 4. EXT_INT[0]
12	PB0	IO	\int	IN,T+D	1. GPIO PB0 (Initial state at startup) 2. PWM1 3. UART1_RX 4. EXT_INT[1]
13	PB1	IO	\int	IN,T+D	1. GPIO PB1 (Initial state at startup) 2. PWM2 3. UART2_TX
14	PB2	IO	\int	IN,T+D	1. GPIO PB2 (Initial state at startup) 2. PWM3 3. UART2_RX

15	PB3	IO	√	IN,T+D	1. GPIO PB3 (Initial state at startup) 2. PWM4 3. IIC_SDA
16	PB4	IO	√	IN,T+D	1. GPIO PB4 (Initial state at startup) 2. PWM5 3. IIC_SCL
17	PB5	IO	√	IN,T+U	1. GPIO PB5 (Initial state at startup) 2. UART0_TX 3. IIC_SDA 4. PWM1
18	PB6	IO	√	IN,T+U	1. GPIO PB6 (Initial state at startup) 2. UART0_RX 3. IIC_SCL 4. PWM2
19	PB7	IO	√	IN,T+U	1. GPIO PB7 (Initial state at startup) 2. UART1_TX 3. IIC_SDA 4. PWM3
20	PC0	IO	√	IN,T+U	1. GPIO PC0 (Initial state at startup) 2. UART1_RX 3. IIC_SCL 4. PWM4
21	PD3	IO	-	IN,T+D	GPIO PD3
22	PD4	IO	-	IN,T+D	GPIO PD4
23	TEST_EN	I	-	-	TEST Pin (Note2)
24	RSTn	I	-	-	Reset Pin (Note3)
25	AIN5	IO	-	IN,T+D	1. GPIO PC1 (Initial state at startup) 2. UART2_TX 3. PWM3 4. PDM_DAT 5. ADC input channel 5
26	AIN4	IO	-	IN,T+U	1. GPIO PC2 (Initial state at startup) 2. UART2_RX 3. PWM2 4. PDM_CLK 5. ADC input channel 4
27	AIN3	IO	-	IN,T+D	1. GPIO PC3 (Initial state at startup) 2. IIC_SDA 3. PWM1 4. PDM_DAT 5. ADC input channel 3
28	AIN2	IO	-	IN,T+U	1. GPIO PC4 (Initial state at startup) 2. IIC_SCL 3. PWM0 4. PDM_CLK 5. ADC input channel 2
29	PC5	IO	√	IN,T+D	GPIO PC5/BOOT_SEL (Note4)
30	MICPL	I	-	-	Left Microphone P input
31	MICNL	I	-	-	Left Microphone N input
32	MICBIAS	O	-	-	Microphone bias output

33	MICPR	I	-	-	Right Microphone P input
34	MICNR	I	-	-	Right Microphone N input
35	VCM	O	-	-	VCM Output
36	AGND	P	-	-	Analog ground
37	HPOUT	O	-	-	DAC output
38	AVDD	P	-	-	3.3V output or 3.3V analog power supply, output capacitance/input capacitance is 4.7uF
39	VIN5V	P	-	-	VIN5V is the PMU power supply input pin. The normal working input voltage range is 3.6V-5.5V. A 4.7uf input capacitor is connected externally. The maximum input voltage of this pin is 6.5V. Note that overvoltage and surge protection devices need to be added, such as a TVS and a 4.7 ohm resistor to protect against surge impact
40	VDD33	P	-	-	3.3V output, output capacitance/input capacitance is 4.7uF
41	GND	P	-	-	Ground PAD (Note5)

上表中 IO引脚的状态定义如下：

I 输入

O 输出

IO 双向

P 电源或地

T+D 三态正下拉

T+U 三态正上拉

OUT 上电默认为输出模式

IN 上电默认为输入模式

所有IO支持驱动能力可配，上下拉电阻可配。

Note1: PG_EN 引脚根据上电时电平状态判断是否进行编程，高电平时启动编程功能。

Note2: TEST_EN是使能测试功能引脚，内部有下拉，当上电时检测该引脚输入电平，为低电平时芯片正常启动，为高电平时进入测试模式。

Note3: RSTn是外部复位输入引脚，拉低时间大于100uS时使能芯片复位。

Note4: BOOT_SEL引脚根据上电时电平状态判断系统启动的入口设备，低电平时从Flash启动，高电平时从SRAM启动。

Note5: QFN40封装底部有散热焊盘，使用时需要接到地。

三、系统描述

ASRPRO芯片系统框图如图S-1所示，其内部由多个模块组成，包含神经网络处理器等，下面分别针对各个模块进行描述。

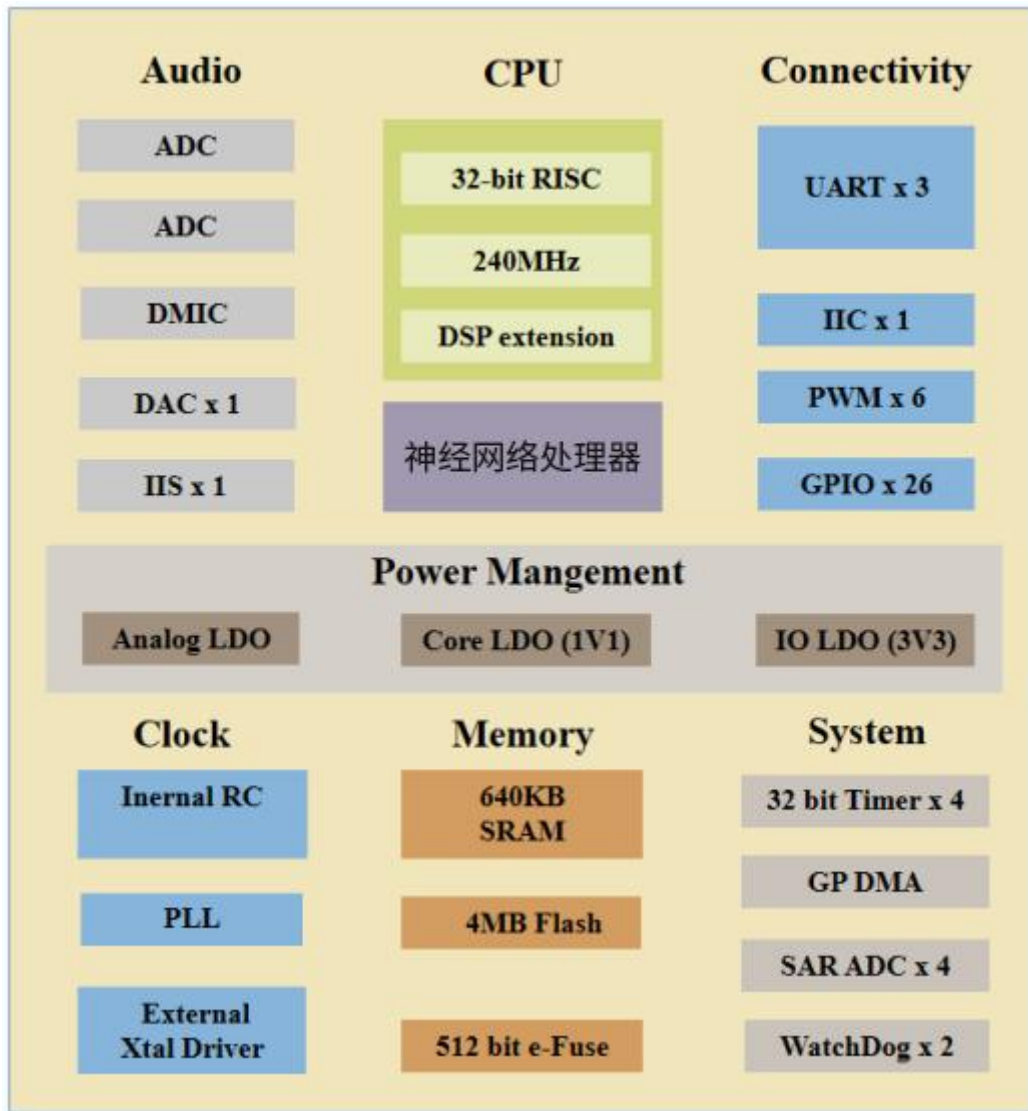
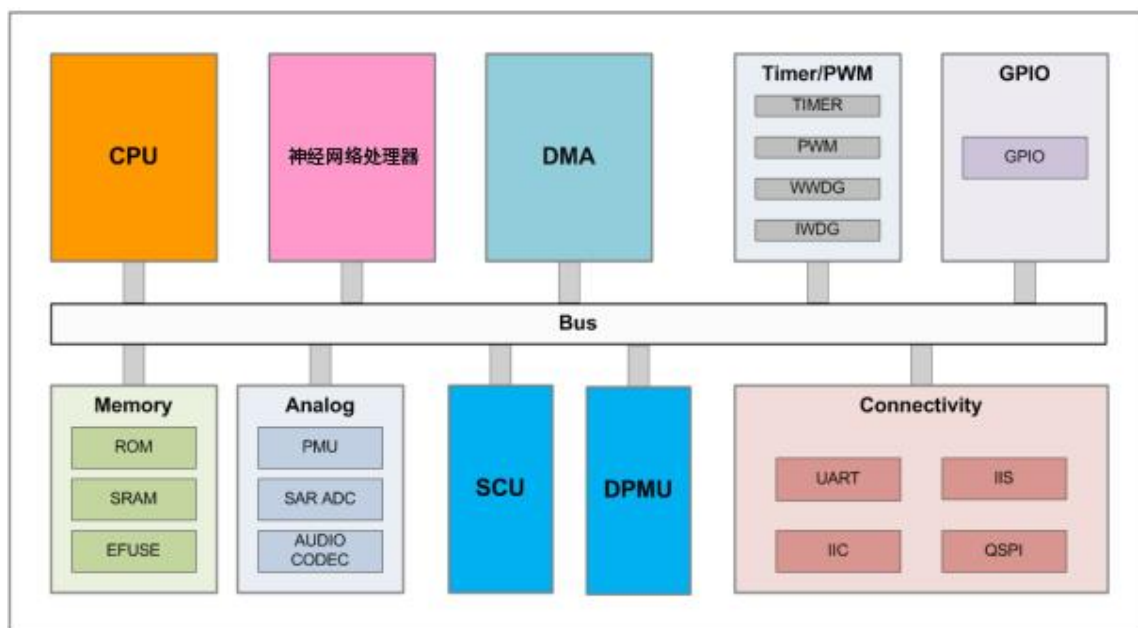


图 S-1 ASRPRO 系统框图

系统架构

芯片系统包含了神经网络处理器、CPU、ROM、SRAM、DMA和各类外设接口。各功能模块通过支持多核并行处理架构的总线进行通信和控制，其架构如图S-2所示。



图S-2 ASRPRO系统架构

寄存器映射

芯片寄存器映射如图S-3所示，内部ROM起始地址从0x00000000开始；SRAM起始地址从0x1FF00000开始到0x1FF7FFFF结束，共640Kbyte。其余是各外设接口的起始地址。

0x6300_0000	GDMA UART2
0x6200_0000	GDMA UART1
0x6100_0000	GDMA UART0
0x6000_0000	GDMA DTR FLASH
0x5080_0000	<i>Reserved</i>
0x5000_0000	Norflash (Normal Mode)
0x4004_0000	<i>Reserved</i>
0x4003_5000	PWM5
0x4003_4000	PWM4
0x4003_3000	EFUSE
0x4003_2000	IWDG
0x4003_1000	GPIO2
0x4003_0000	DPMU
0x4002_8000	GPIO3
0x4002_5000	IIS0
0x4002_4000	UART2
0x4002_3000	UART1
0x4002_2000	UART0
0x4002_1000	GPIO1
0x4002_0000	GPIO0

0x4001 b000	TIMER3
0x4001 a000	TIMER2
0x4001 9000	TIMER1
0x4001 8000	TIMER0
0x4001 7000	PWM3
0x4001 6000	PWM2
0x4001 5000	PWM1
0x4001 4000	PWM0
0x4001 2000	PDM
0x4001 1000	IIC
0x4001 0000	WWDG
0x4000 4000	DTR FLASH
0x4000 2000	ADC
0x4000 1000	GDMA
0x4000 0000	SCU
0x1FFF 0000	<i>Reserved</i>
0x1FF5 0000	SRAM (640KB)
0x1FC0 0000	<i>Reserved</i>
0x1F80 0000	Norflash (XIP Mode)
0x1F02 0000	<i>Reserved</i>
0x1F00 0000	MASKROM (128KB)
0x0002 0000	<i>Reserved</i>
0x0000 0000	MASKROM (REMAP in Normal Mode)

图S-3 ASRPRO寄存器映射

启动模式配置

芯片有两种启动模式，一种为上电后从芯片内部的 ROM 启动，该模式为正常工作的模式；另一种为上电后从芯片内部的 SRAM 启动，该模式主要用于将代码下载到 SRAM 中运行的调试模式。

两种启动模式通过芯片的 BOOT_SEL 功能引脚（与芯片 PC5 引脚复用）进行区分。在芯片复位阶段，将 BOOT_SEL 引脚置为 0，为 ROM 启动，上电后芯片将 ROM 重映射到 0x00000000 地址；置为 1，为 SRAM 启动，此时需要提前将代码下载到 SRAM 中，进入调试模式后，芯片内部的 SRAM 会自动映射到 0x00000000 地址，CPU 会直接从 SRAM 中进行取指访问。

表S-1 芯片启动模式配置

启动模式选择引脚（BOOT_SEL）上电时电平	启动模式	说明
0	ROM	正常启动，内部ROM作为启动区域
1	SRAM	调试模式，内部SRAM作为启动区域

中断

芯片集成了内核中断控制器，可进行高效的中断处理。该控制器功能描述如下：

- 支持软件中断、计时器中断和外部中断；
- 32 路可编程外部中断；
- 3 bits 中断优先级配置，即 8 个优先级等级；
- 支持软件动态可编程修改中断级别和中断优先级的数值；
- 支持基于中断级别的中断嵌套；
- 支持快速向量中断处理机制；
- 支持快速中断咬尾机制；
- 支持 NMI（Non-Maskable Interrupt）。

中断向量表如下表所示，发生相应中断后，CPU 会对应的中断入口地址执行指令。

表 S-2 芯片中断向量表

IRQ 号	中断源	说明
0	INT_WWDG	窗口看门狗中断
1	INT_SCU	SCU 中断
2	Reserved	保留
3	INT_ADC	ADC 控制器中断
4	Reserved	保留
5	INT_TIMER0	定时器 0 中断
6	INT_TIMER1	定时器 1 中断

7	INT_TIMER2	定时器 2 中断
8	INT_TIMER3	定时器 3 中断
9	INT_IIC	IIC 中断
10	INT_GPIO0	GPIO0 中断
11	INT_GPIO1	GPIO1 中断
12	INT_UART0	UART0 中断
13	INT_UART1	UART1 中断
14	INT_UART2	UART2 中断
15	INT_IISO	IISO 中断
16	Reserved	保留
17	Reserved	保留
18	Reserved	保留
19	Reserved	保留
20	INT_PDM	PDM 中断
21	INT_DTR	DTR Flash 控制器中断
22	Reserved	保留
23	INT_VDT	低电压检测指示中断
24	INT_EXT0	外部中断 0
25	INT_EXT1	外部中断 1
26	INT_IWDG	独立看门狗中断
27	Reserved	保留
28	Reserved	保留
29	INT_EFUSE	EFUSE 控制器中断
30	INT_GPIO2	GPIO2 中断

模块概述

本文档会详细描述用户经常使用到的模块及寄存器说明，列举如下：

- 系统控制单元 SCU
- DMA
- 通用定时器和 PWM 输出
- 独立看门狗（IWTD）
- 窗口看门狗（WWTD）
- DTR_FLASH
- IIC
- IIS
- UART

- GPIO
- PDM
- ADC
- EFUSE

其它如神经网络处理器、CODEC、PDM、电源管理和 PLL、EFUSE 等模块的配置和使用已包含在基础组件内，不建议用户直接修改驱动或者直接操作寄存器，以避免导致基础组件工作异常，建议直接使用提供的标准驱动接口，如果确实有较特殊需求请联系我司技术支持人员进行支持。

四、系统控制单元SCU

系统控制单元主要负责芯片的时钟来源、部分时钟信号的产生与控制、中断控制等功能，该模块和 DPMU 模块一起提供芯片的时钟控制等基本功能。

SCU寄存器映射

系统控制单元寄存器映射基地址为 0x40000000，详见表 SCU-1。

表 SCU-1 系统控制单元寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	SYS_CTRL_CFG	32	R/W	0x00000401	系统控制寄存器
0x0C	EXT_INT_CFG	32	R/W	0x00000000	外部中断配置寄存器
0x50	SYSCFG_LOCK_CFG	32	R/W	0x00000000	系统锁定配置寄存器
0x58	CKCFG_LOCK_CFG	32	R/W	0x00000000	时钟配置锁定配置寄存器
0x80	CLKDIV_PARAM0_CFG	32	R/W	0x1001808C	分频参数寄存器 0
0x84	CLKDIV_PARAM1_CFG	32	R/W	0x00008208	分频参数寄存器 1
0x88	CLKDIV_PARAM2_CFG	32	R/W	0x03C0F03C	分频参数寄存器 2
0xB0	CLK_DIV_PARAM_EN_CFG	32	R/W	0x00000000	分频参数使能寄存器
0xC0	SRC0_MCLK_CFG	32	R/W	0x00000001	MCLK 来源时钟 0 配置寄存器
0xC4	SRC1_MCLK_CFG	32	R/W	0x00000001	MCLK 来源时钟 1 配置寄存器
0xC8	SRC2_MCLK_CFG	32	R/W	0x00000001	MCLK 来源时钟 2 配置寄存器
0xD0	MCLK0_CFG	32	R/W	0x00000001	IISO MCLK 配置寄存器
0xE0	IISO_CLK_SEL_CFG	32	R/W	0x00000001	IISO 时钟选择配置寄存器
0xF0	PAD_CLK_SEL_CFG	32	R/W	0x00000009	IIS 引脚时钟选择配置寄存器
0xF8	PDM_CLK_SEL_CFG	32	R/W	0x00000001	PDM 时钟选择配置寄存器
0x11C	SYS_CLKGATE_CFG0	32	R/W	0x00000FFC	系统时钟门控配置寄存器
0x124	AHB_CLKGATE_CFG	32	R/W	0x0000007F	AHB 总线模块时钟门控配置寄存器
0x128	APBO_CLKGATE_CFG	32	R/W	0x00007FFF	APBO 总线模块时钟门控配置寄存器

0x12C	APB1_CLKGATE_CFG	32	R/W	0x000001FF	APB1 总线模块时钟门控配置寄存器
0x178	SCU_STATE_REG	32	R/W	0x00000001	SCU 状态寄存器
0x190	AHB_RESET_CFG	32	R/W	0x0000007E	AHB 总线模块软件复位配置寄存器
0x194	APB0_RESET_CFG	32	R/W	0x00000FFF	APB0 总线模块软件复位配置寄存器
0x198	APB1_RESET_CFG	32	R/W	0x000001FF	APB1 总线模块软件复位配置寄存器
0x1DC	WAKEUP_MASK_CFG	32	R/W	0x00000000	唤醒 Mask 配置寄存器
0x1E4	EXT0_FILTER_CFG	32	R/W	0x0000FFFF	外部中断 0 滤波使能配置寄存器
0x1E8	EXT1_FILTER_CFG	32	R/W	0x0000FFFF	外部中断 1 滤波使能配置寄存器
0x1F4	INT_STATE_REG	32	R/W	0x00000000	中断状态寄存器

系统控制寄存器 (SYS_CTRL_CFG)

偏移量: 0x00

复位值: 0x00000401

位域	名称	复位值	类型	描述
31:11	Reserved	0x0	RW	Reserved
10	DTR_CLK_SEL	0x1	RW	DTR 控制器时钟来源: 0: PLL 倍频前的时钟 1: PLL 时钟
9	RUN_IN_FLASH_EN	0x1	RW	控制系统程序在 FLASH 中运行(使能 Flash XIP 功能): 1: 在 FLASH 中运行 0: 不在 FLASH 中运行
8:5	Reserved	0x1	RW	Reserved
4:1	NMI_INT_CTRL	0x0	RW	将 CPU 快速中断配置为如下中断源: 0: Reserved 1: INT_IWDG 2: INT_WWDG 3: INT_EXT0 4: INT_EXT1 5: INT_TIMER0 6: INT_TIMER1 7: INT_UART0 8: INT_UART1 9: INT_UART2

				10: INT_GPIO0 11: INT_GPIO1 12: INT_GPIO2 13: INT_VDT 14: Reserved 15: INT_ADC
0	SPI_BOOT	0x1	RW	Flash 对应的 QSPI 控制器 BOOT 模式使能： 0: Flash 对应的 QSPI 控制器为正常模式，非启动模式，用于读写 Flash 中的数据 1: Flash 对应的 QSPI 控制器为 BOOT 模式，从 Flash 中读取代码并执行 芯片上电后会通过上电时采集的相关引脚的高低电平状态，控制系统的 BOOT 方式，若设定了当前系统从 Flash 中启动，则当系统完成启动后，需要把该 SPI_BOOT 位配置为 0，Flash 对应的 QSPI 控制器才能恢复到正常模式，才能正常读写 Flash 中的数据

外部中断配置寄存器 (EXT_INT_CFG)

偏移量: 0x0C

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:4	Reserved	0x0	RW	Reserved
3	EXT1_INT_EN	0x0	RW	外部中断 1 中断使能： 1: 发生外部中断请求时产生对应中断 0: 中断不使能
2	EXT0_INT_EN	0x0	RW	外部中断 0 中断使能： 1: 发生外部中断请求时产生对应中断 0: 中断不使能
1	EXT1_INT_STATE	0x0	RW	外部中断 1 状态位： 1: 发生外部中断请求 0: 未发生外部中断请求 该位写 1 清除
0	EXT0_INT_STATE	0x0	RW	外部中断 0 状态位： 1: 发生外部中断请求 0: 未发生外部中断请求 该位写 1 清除

系统锁定配置寄存器 (SYSCFG_LOCK_CFG)

偏移量: 0x50

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	SYSCFG_LOCK	0x0	RW	软件配置系统时需先向此寄存器写 0x51AC0FFE 解锁，才能写入系统控制单元各寄存器的配置。读此寄存器的值有以下含义： 1：本寄存器已解锁，可以写入 0：本寄存器未解锁，不能写入

时钟配置锁定配置寄存器（CKCFG_LOCK_CFG）

偏移量：0x58

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	CKCFG_LOCK	0x0	RW	软件配置 PLL 和时钟门控相关寄存器时需要先向此寄存器写 0x51AC0FFE 解锁，然后才能进行配置，写其他任意值锁定。读此寄存器的值有以下含义： 1：本寄存器已解锁，可以写入 0：本寄存器未解锁，不能写入。

分频参数寄存器0（CLKDIV_PARAM0_CFG）

偏移量：0x80

复位值：0x1001808C

位域	名称	复位值	类型	描述
31	Reserved	0x0	RW	Reserved
30:24	TIMER_GPWM_DIV	0x10	RW	TIMER 和 PWM 模块的时钟分频参数
23:12	ST_DIV	0x18	RW	CPU 内核滴答(SysTick)时钟的分频参数
11:9	DTR_RAM_DIV	0x0	RW	DTR Flash 模块中 RAM 的时钟分频参数
8:6	DTR_DIV	0x2	RW	DTR Flash 模块的时钟分频参数
5:0	ADC_DIV	0xC	RW	ADC 模块的时钟分频参数

分频参数寄存器1（CLKDIV_PARAM1_CFG）

偏移量：0x84

复位值：0x00008208

位域	名称	复位值	类型	描述
31:18	Reserved	0x0	RW	Reserved
17:12	UART2_DIV	0x8	RW	UART2 模块的时钟分频参数
11:6	UART1_DIV	0x8	RW	UART1 模块的时钟分频参数
5:0	UART0_DIV	0x8	RW	UART0 模块的时钟分频参数

分频参数寄存器2 (CLKDIV_PARAM2_CFG)

偏移量：0x88

复位值：0x03C0F03C

位域	名称	复位值	类型	描述
31:30	Reserved	0x0	RW	Reserved
29:20	SRC2_MCLK_DIV	0x3C	RW	MCLK 来源时钟 2 的分频参数
19:10	SRC1_MCLK_DIV	0x3C	RW	MCLK 来源时钟 1 的分频参数
9:0	SRC0_MCLK_DIV	0x3C	RW	MCLK 来源时钟 0 的分频参数

分频参数使能寄存器 (CLK_DIV_PARAM_EN_CFG)

偏移量：0xB0

复位值：0x00000000

位域	名称	复位值	类型	描述
31:11	Reserved	0x0	RW	Reserved
10	SRC2_MCLK_DIV_EN	0x0	RW	分频参数 SRC2_MCLK_DIV 的更新使能： 1：使能 0：不使能
9	SRC1_MCLK_DIV_EN	0x0	RW	分频参数 SRC1_MCLK_DIV 的更新使能： 1：使能 0：不使能
8	SRC0_MCLK_DIV_EN	0x0	RW	分频参数 SRC0_MCLK_DIV 的更新使能： 1：使能 0：不使能
7	UART2_DIV_EN	0x0	RW	分频参数 UART2_DIV 的更新使能： 1：使能 0：不使能
6	UART1_DIV_EN	0x0	RW	分频参数 UART1_DIV 的更新使能：

				1: 使能 0: 不使能
5	UART0_DIV_EN	0x0	RW	分频参数 UART0_DIV 的更新使能: 1: 使能 0: 不使能
4	TIMER_GPWM_DIV_EN	0x0	RW	分频参数 TIMER_GPWM_DIV 的更新使能: 1: 使能 0: 不使能
3	ST_DIV_EN	0x0	RW	分频参数 ST_DIV 的更新使能: 1: 使能 0: 不使能
2	DTR_RAM_DIV_EN	0x0	RW	分频参数 DTR_RAM_DIV 的更新使能: 1: 使能 0: 不使能
1	DTR_DIV_EN	0x0	RW	分频参数 DTR_DIV 的更新使能: 1: 使能 0: 不使能
0	ADC_DIV_EN	0x0	RW	分频参数 ADC_DIV 的更新使能: 1: 使能 0: 不使能

MCLK来源时钟0配置寄存器 (SRC0_MCLK_CFG)

偏移量: 0xC0

复位值: 0x00000001

位域	名称	复位值	类型	描述
31:3	Reserved	0x0	RW	Reserved
2:1	SRC0_MCLK_SEL	0x0	RW	MCLK 的来源 0 的时钟: 0: 系统内核时钟 1: 外部晶振时钟 2: 内部 RC 晶振时钟 3: 芯片 MCLK 引脚输入时钟
0	SRC0_MCLK_CKEN	0x1	RW	MCLK 的来源 0 的时钟门控: 0: 关闭该时钟 1: 打开该时钟

MCLK来源时钟1配置寄存器 (SRC1_MCLK_CFG)

偏移量: 0xC4

复位值: 0x00000001

位域	名称	复位值	类型	描述
31:3	Reserved	0x0	RW	Reserved
2:1	SRC1_MCLK_SEL	0x0	RW	MCLK 的来源 1 的时钟： 0: 系统内核时钟 1: 外部晶振时钟 2: 内部 RC 晶振时钟 3: 芯片 MCLK 引脚输入时钟
0	SRC1_MCLK_CKEN	0x1	RW	MCLK 的来源 1 的时钟门控： 0: 关闭该时钟 1: 打开该时钟

MCLK来源时钟2配置寄存器 (SRC2_MCLK_CFG)

偏移量: 0xC8

复位值: 0x00000001

位域	名称	复位值	类型	描述
31:3	Reserved	0x0	RW	Reserved
2:1	SRC2_MCLK_SEL	0x0	RW	MCLK 的来源 2 的时钟： 0: 系统内核时钟 1: 外部晶振时钟 2: 内部 RC 晶振时钟 3: 芯片 MCLK 引脚输入时钟
0	SRC2_MCLK_CKEN	0x1	RW	MCLK 的来源 2 的时钟门控： 0: 关闭该时钟 1: 打开该时钟

IISO MCLK配置寄存器 (MCLK0_CFG)

偏移量: 0xD0

复位值: 0x00000001

位域	名称	复位值	类型	描述
31:6	Reserved	0x0	RW	Reserved
5:4	MCLK0_FS_SEL	0x0	RW	配置 IISO 的 MCLK 的过采样率： 0: 128FS 1: 192FS 2: 256FS 3: 384FS
3	MCLK0_WID_SEL	0x0	RW	配置 SCK 和 LRCK 的频率关系比值：

				1: SCK/LRCK=64 0: SCK/LRCK=32
2:1	MCLKO_SEL	0x0	RW	配置 IISO 的 MCLK 来源: 0: MCLK0 1: MCLK1 2: MCLK2 3: 芯片 MCLK 引脚输入时钟
0	MCLKO_CKEN	0x1	RW	IISO 的 MCLK 的时钟门控: 0: 关闭该时钟 1: 打开该时钟

IISO时钟选择配置寄存器 (IISO_CLK_SEL_CFG)

偏移量: 0xE0

复位值: 0x00000001

位域	名称	复位值	类型	描述
31:4	Reserved	0x0	RW	Reserved
3:1	IISO_CLK_SEL	0x0	RW	SCK/LRCK 输出来源: 0: MCLK0 产生的 SCK/LRCK 1: MCLK1 产生的 SCK/LRCK 2: MCLK2 产生的 SCK/LRCK 3: 芯片引脚输入的外部 SCK/LRCK 4: 内部 Codec 的 ADC 输入时钟 5: 内部 Codec 的 DAC 输入时钟 6: PDM 的输入时钟 7: PDM 的输入时钟 (和 6 功能相同)
0	IISO_CLK_MUX_CKEN	0x1	RW	IISO 模块选择上述时钟来源后的时钟门控: 0: 关闭该时钟 1: 打开该时钟

IIS引脚时钟选择配置寄存器 (PAD_CLK_SEL_CFG)

偏移量: 0xF0

复位值: 0x00000009

位域	名称	复位值	类型	描述
31:9	Reserved	0x0	RW	Reserved
8	PAD_SCK_LRCK_PAD_OEN	0x0	RW	SCK 和 LRCK 的芯片引脚的方向选择: 0: 输出

				1: 输入
7	PAD_MCLK_PAD_OEN	0x0	RW	MCLK 的芯片引脚的方向选择: 0: 输出 1: 输入
6:4	PAD_IIS_CLK_SEL	0x0	RW	SCK/LRCK 引脚输出来源: 0: MCLK0 产生的 SCK/LRCK 1: MCLK1 产生的 SCK/LRCK 2: MCLK2 产生的 SCK/LRCK 3: Reserved 4: 内部 Codec 的 ADC 输入时钟 5: 内部 Codec 的 DAC 输入时钟 6: PDM 的输入时钟 7: PDM 的输入时钟 (和 6 功能相同)
3	PAD_IIS_CLK_MUX_CKEN	0x1	RW	SCK 和 LRCK 选择上述时钟来源后的时钟门控: 0: 关闭该时钟 1: 打开该时钟
2:1	PAD_MCLK_SEL	0x0	RW	MCLK 引脚输出来源: 0: MCLK0 1: MCLK1 2: MCLK2 3: 低电平
0	PAD_MCLK_MUX_CKEN	0x1	RW	MCLK 选择上述时钟来源后的时钟门控: 0: 关闭该时钟 1: 打开该时钟

PDM时钟选择配置寄存器 (PDM_CLK_SEL_CFG)

偏移量: 0xF8

复位值: 0x00000001

位域	名称	复位值	类型	描述
31:3	Reserved	0x0	RW	Reserved
2:1	PDM_MCLK_SEL	0x0	RW	PDM 模块的 MCLK 来源: 0: MCLK0 1: MCLK1 2: MCLK2 3: MCLK 硬件输入的时钟
0	PDM_MCLK_MUX_CKEN	0x1	RW	PDM 模块的 MCLK 选择上述时钟来源后的时钟门控: 0: 关闭该时钟 1: 打开该时钟

系统时钟门控配置寄存器 (SYS_CLKGATE_CFG0)

偏移量: 0x11C

复位值: 0x00000FFC

位域	名称	复位值	类型	描述
31:12	Reserved	0x0	RW	Reserved
11	ROM_CKEN	0x1	RW	ROM 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
10	SRAM6_CLKEN	0x1	RW	SRAM6 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
9	SRAM5_CLKEN	0x1	RW	SRAM5 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
8	SRAM4_CLKEN	0x1	RW	SRAM4 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
7	SRAM3_CLKEN	0x1	RW	SRAM3 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
6	SRAM2_CLKEN	0x1	RW	SRAM2 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
5	SRAM1_CLKEN	0x1	RW	SRAM1 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
4	SRAM0_CLKEN	0x1	RW	SRAM0 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
3	STCLK	0x1	RW	系统滴答时钟 STCLK 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
2	CPU_CORECLK	0x1	RW	CPU 内核时钟模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
1	SLEEPDEEP	0x0	RW	CPU 处于深度睡眠时的时钟门控: 0: 关闭该时钟 1: 打开该时钟
0	SLEEPING	0x0	RW	CPU 睡眠时的时钟门控: 0: 关闭该时钟

				1: 打开该时钟
--	--	--	--	----------

***注 1: 上述 SRAM0 到 SRAM6 共同组成芯片内部的 640KB SRAM, 正常使用时请全部设置时钟为打开状态 ***

***注 2: 上述深度睡眠和睡眠是 CPU 的两种休眠模式, 可以通过直接写 CPU 内置的寄存器实现, 使用该模式时需提前打开对应的时钟, 用户可自行查阅 CPU 的相关资料进行设置 ***

AHB总线模块时钟门控配置寄存器 (AHB_CLKGATE_CFG)

偏移量: 0x124

复位值: 0x0000007F

位域	名称	复位值	类型	描述
31:5	Reserved	0x3	RW	Reserved
4	DTR_CKEN	0x1	RW	DTR Flash 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
3	Reserved	0x1	RW	Reserved
2	ADC_CKEN	0x1	RW	ADC 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
1	GDMA_CKEN	0x1	RW	DMA 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
0	Reserved	0x1	RW	Reserved

APB0总线模块时钟门控配置寄存器 (APB0_CLKGATE_CFG)

偏移量: 0x128

复位值: 0x00007FFF

位域	名称	复位值	类型	描述
31:14	Reserved	0x3	RW	Reserved
13	WWDG_CPU_HALT_CKEN	0x1	RW	窗口看门狗 WWDG 模块在 CPU 处于 HALT 状态时的时钟门控: 0: 关闭该时钟 1: 打开该时钟
12	CODEC_DA_CKEN	0x1	RW	CODEC 模块 DAC 的时钟门控:

				0: 关闭该时钟 1: 打开该时钟
11	CODEC_AD_CKEN	0x1	RW	CODEC 模块 ADC 的时钟门控: 0: 关闭该时钟 1: 打开该时钟
10	TIMER3_CKEN	0x1	RW	TIMER3 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
9	TIMER2_CKEN	0x1	RW	TIMER2 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
8	TIMER1_CKEN	0x1	RW	TIMER1 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
7	TIMERO_CKEN	0x1	RW	TIMERO 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
6	GPWM3_CKEN	0x1	RW	PWM3 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
5	GPWM2_CKEN	0x1	RW	PWM2 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
4	GPWM1_CKEN	0x1	RW	PWM1 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
3	GPWM0_CKEN	0x1	RW	PWM0 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
2	PDM_CKEN	0x1	RW	PDM 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
1	IIC_CKEN	0x1	RW	IIC 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟
0	WWDG_CKEN	0x1	RW	WWDG 模块的时钟门控: 0: 关闭该时钟 1: 打开该时钟

APB1总线模块时钟门控配置寄存器 (APB1_CLKGATE_CFG)

偏移量: 0x12C

复位值: 0x000001FF

位域	名称	复位值	类型	描述
31:9	Reserved	0x3	RW	Reserved
8:6	Reserved	0x7	RW	Reserved
5	IISO_CKEN	0x1	RW	IISO 模块的时钟门控： 0：关闭该时钟 1：打开该时钟
4	UART2_CKEN	0x1	RW	UART2 模块的时钟门控： 0：关闭该时钟 1：打开该时钟
3	UART1_CKEN	0x1	RW	UART1 模块的时钟门控： 0：关闭该时钟 1：打开该时钟
2	UART0_CKEN	0x1	RW	UART0 模块的时钟门控： 0：关闭该时钟 1：打开该时钟
1	GPIO1_CKEN	0x1	RW	GPIO1 模块的时钟门控： 0：关闭该时钟 1：打开该时钟
0	GPIO0_CKEN	0x1	RW	GPIO0 模块的时钟门控： 0：关闭该时钟 1：打开该时钟

SCU状态寄存器（SCU_STATE_REG）

偏移量：0x178

复位值：0x00000001

位域	名称	复位值	类型	描述
31:5	Reserved	0x0	RW	Reserved
4	CPU_DEEPSLEEP	0x0	RW	CPU 的深度睡眠状态查询： 0：不处于深度睡眠状态 1：处于深度睡眠状态
3	CPU_SLEEP	0x0	RW	CPU 的睡眠状态查询： 0：不处于睡眠状态 1：处于睡眠状态
2	PLL_LOCK_STATE	0x0	RW	PLL 的锁定状态查询： 0：不处于锁定状态 1：处于锁定状态
1	BOOT_MODE	0x0	RW	系统启动模式查询： 0：片内 ROM 启动 1：片内 SRAM 启动
0	Reserved	0x1	RW	Reserved

AHB总线模块软件复位配置寄存器（AHB_RESET_CFG）

偏移量：0x190

复位值：0x0000007E

位域	名称	复位值	类型	描述
31:5	Reserved	0x3	RW	Reserved
4	DTR_RSTEN	0x1	RW	DTR Flash 模块软件复位控制： 0：复位 1：不复位
3	Reserved	0x1	RW	Reserved
2	ADC_RSTEN	0x1	RW	ADC 模块软件复位控制： 0：复位 1：不复位
1	GDMA_RSTEN	0x1	RW	DMA 模块软件复位控制： 0：复位 1：不复位
0	Reserved	0x1	RW	Reserved

APB0总线模块软件复位配置寄存器（APB0_RESET_CFG）

偏移量：0x194

复位值：0x00000FFF

位域	名称	复位值	类型	描述
31:12	Reserved	0x0	RW	Reserved
11	TIMER23_RSTEN	0x1	RW	TIMER2 和 TIMER3 模块软件复位控制： 0：复位 1：不复位
10	Reserved	0x1	RW	Reserved
9	TIMERO1_RSTEN	0x1	RW	TIMERO 和 TIMER1 模块软件复位控制： 0：复位 1：不复位
8	Reserved	0x1	RW	Reserved
7	GPWM23_RSTEN	0x1	RW	PWM2 和 PWM3 模块软件复位控制： 0：复位 1：不复位
6	Reserved	0x1	RW	Reserved

5	GPWM01_RSTEN	0x1	RW	PWM0 和 PWM1 模块软件复位控制： 0: 复位 1: 不复位
4	Reserved	0x1	RW	Reserved
3	CODEC_RSTEN	0x1	RW	CODEC 模块软件复位控制： 0: 复位 1: 不复位
2	PDM_RSTEN	0x1	RW	PDM 模块软件复位控制： 0: 复位 1: 不复位
1	IIC_RSTEN	0x1	RW	IIC 模块软件复位控制： 0: 复位 1: 不复位
0	WWDG_RSTEN	0x1	RW	窗口看门狗 WWDG 模块软件复位控制： 0: 复位 1: 不复位

APB1总线模块软件复位配置寄存器（APB1_RESET_CFG）

偏移量：0x198

复位值：0x000001FF

位域	名称	复位值	类型	描述
31:6	Reserved	0x0	RW	Reserved
5	IISO_RSTEN	0x1	RW	IISO 模块软件复位控制： 0: 复位 1: 不复位
4	UART2_RSTEN	0x1	RW	UART2 模块软件复位控制： 0: 复位 1: 不复位
3	UART1_RSTEN	0x1	RW	UART1 模块软件复位控制： 0: 复位 1: 不复位
2	UART0_RSTEN	0x1	RW	UART0 模块软件复位控制： 0: 复位 1: 不复位
1	GPIO1_RSTEN	0x1	RW	GPIO1 模块软件复位控制： 0: 复位 1: 不复位
0	GPIO0_RSTEN	0x1	RW	GPIO0 模块软件复位控制： 0: 复位 1: 不复位

唤醒Mask配置寄存器 (WAKEUP_MASK_CFG)

偏移量: 0x1DC

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:17	Reserved	0x0	RW	Reserved
16	ADC_INT	0x0	RW	ADC 模块中断唤醒使能: 0: 禁止 1: 使能
15	Reserved	0x0	RW	Reserved
14	VDT_INT	0x0	RW	VDT 模块中断唤醒使能: 0: 禁止 1: 使能
13	IIS_INT	0x0	RW	IIS 模块中断唤醒使能: 0: 禁止 1: 使能
12	GPIO2_INT	0x0	RW	GPIO2 模块中断唤醒使能: 0: 禁止 1: 使能
11	GPIO1_INT	0x0	RW	GPIO1 模块中断唤醒使能: 0: 禁止 1: 使能
10	GPIO0_INT	0x0	RW	GPIO0 模块中断唤醒使能: 0: 禁止 1: 使能
9	UART2_INT	0x0	RW	UART2 模块中断唤醒使能: 0: 禁止 1: 使能
8	UART1_INT	0x0	RW	UART1 模块中断唤醒使能: 0: 禁止 1: 使能
7	UART0_INT	0x0	RW	UART0 模块中断唤醒使能: 0: 禁止 1: 使能
6	TIMER1_INT	0x0	RW	TIMER1 模块中断唤醒使能: 0: 禁止 1: 使能
5	TIMERO_INT	0x0	RW	TIMERO 模块中断唤醒使能: 0: 禁止 1: 使能

4	WWDG_INT	0x0	RW	窗口看门狗 WWDG 模块中断唤醒使能： 0：禁止 1：使能
3	IWDG_INT	0x0	RW	独立看门狗 IWDG 模块中断唤醒使能： 0：禁止 1：使能
2	EXT_INT1	0x0	RW	外部中断 1 模块中断唤醒使能： 0：禁止 1：使能
1	EXT_INT0	0x0	RW	外部中断 0 模块中断唤醒使能： 0：禁止 1：使能
0	SCU_INT	0x0	RW	SCU 模块中断唤醒使能： 0：禁止 1：使能

外部中断0滤波使能配置寄存器（EXT0_FILTER_CFG）

偏移量：0x1E4

复位值：0x0000FFFF

位域	名称	复位值	类型	描述
31:21	Reserved	0x0	RW	Reserved
20	FILTER0_EN	0x0	RW	外部中断 0 输入信号滤波功能使能： 0：禁止 1：使能
19:0	EXT0_FILTER	0xFFFF	RW	外部中断 0 滤波参数

外部中断 1 滤波使能配置寄存器（EXT1_FILTER_CFG）

偏移量：0x1E8

复位值：0x0000FFFF

位域	名称	复位值	类型	描述
31:21	Reserved	0x0	RW	Reserved
20	FILTER1_EN	0x0	RW	外部中断 1 输入信号滤波功能使能： 0：禁止 1：使能
19:0	EXT1_FILTER	0xFFFF	RW	外部中断 1 滤波参数

注：外部中断 0 和外部中断 1 可以进行数字滤波，滤波时以一个晶振时钟周期进行计数，累计计数值大于等于 EXT0_FILTER/EXT1_FILTER 的值时，才会触发对应的外部中断。

EXT0_FILTER/EXT1_FILTER 的值越大，需要外部中断保持有效触发电平的时间越长。

中断状态寄存器（INT_STATE_REG）

偏移量：0x1F4

复位值：0x00000000

位域	名称	复位值	类型	描述
31:17	Reserved	0x0	W1C	Reserved
16	ADC_INT_WAKE	0x0	W1C	ADC 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
15	Reserved	0x0	W1C	Reserved
14	VDT_INT_WAKE	0x0	W1C	VDT 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
13	IIS_INT_WAKE	0x0	W1C	IIS 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
12	GPIO2_INT_WAKE	0x0	W1C	GPIO2 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
11	GPIO1_INT_WAKE	0x0	W1C	GPIO1 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
10	GPIO0_INT_WAKE	0x0	W1C	GPIO0 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
9	UART2_INT_WAKE	0x0	W1C	UART2 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
8	UART1_INT_WAKE	0x0	W1C	UART1 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
7	UART0_INT_WAKE	0x0	W1C	UART0 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态
6	TIMER1_INT_WAKE	0x0	W1C	TIMER1 模块中断唤醒状态： 0：中断未引起系统唤醒 1：中断引起系统唤醒，向该位写 1 清除该状态

5	TIMERO_INT_WAKE	0x0	W1C	TIMERO 模块中断唤醒状态： 0: 中断未引起系统唤醒 1: 中断引起系统唤醒，向该位写 1 清除该状态
4	WWDG_INT_WAKE	0x0	W1C	窗口看门狗 WWDG 模块中断唤醒状态： 0: 中断未引起系统唤醒 1: 中断引起系统唤醒，向该位写 1 清除该状态
3	IWDG_INT_WAKE	0x0	W1C	独立看门狗 IWDG 模块中断唤醒状态： 0: 中断未引起系统唤醒 1: 中断引起系统唤醒，向该位写 1 清除该状态
2	EXT_INT1_WAKE	0x0	W1C	外部中断 1 模块中断唤醒状态： 0: 中断未引起系统唤醒 1: 中断引起系统唤醒，向该位写 1 清除该状态
1	EXT_INT0_WAKE	0x0	W1C	外部中断 0 模块中断唤醒状态： 0: 中断未引起系统唤醒 1: 中断引起系统唤醒，向该位写 1 清除该状态
0	SCU_INT_WAKE	0x0	W1C	SCU 模块中断唤醒状态： 0: 中断未引起系统唤醒 1: 中断引起系统唤醒，向该位写 1 清除该状态

五、DPMU

DPMU 模块主要负责芯片的模拟 PMU 的控制、时钟门控和复位、PLL、系统唤醒、IO 引脚复用的切换控制等功能，该模块和 SCU 模块一起提供芯片的时钟控制等基本功能。因为系统模拟部分对芯片工作非常重要，不推荐用户自行配置，建议使用我司提供的默认配置，本文档不阐述模拟 PMU 相关的寄存器说明，仅针对复位、时钟门控、IO 引脚复用等寄存器做说明。

DPMU 寄存器映射

DPMU 寄存器映射基地址为 0x40030000，详见表 DPMU-1。

表 DPMU-1 DPMU 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	CFG_LOCK_CFG	32	R/W	0x00000000	配置锁定寄存器
0x10	SYS_RESET_CFG	32	R/W	0x00000000	系统复位配置寄存器
0x14	SYS_SOFTRST_CFG	32	R/W	0x00000000	系统软件复位配置寄存器
0x20	SYS_CLK_SEL_CFG	32	R/W	0x00000004	系统时钟选择配置寄存器
0x30	PLL_CFG	32	R/W	0x00001407	PLL 配置寄存器
0x34	AON_CLK_PARAM_CFG	32	R/W	0x00204080	时钟分频配置寄存器
0x40	AON_CLK_PARAM_EN_CFG	32	R/W	0x00000000	时钟分频使能配置寄存器
0x50	AON_CLKGATE_CFG	32	R/W	0x0000007F	时钟门控配置寄存器
0x70	AON_RESET_CFG	32	R/W	0x0000001F	复位配置寄存器
0x140	IOREUSE_CFG0	32	R/W	0x00000000	IO 复用配置寄存器 0
0x144	IOREUSE_CFG1	32	R/W	0x00000000	IO 复用配置寄存器 1
0x14C	OD_CFG0	32	R/W	0x00000000	IO 开漏状态配置寄存器 0
0x150	PD_CFG0	32	R/W	0x00000000	IO 下拉状态配置寄存器 0
0x158	PU_CFG0	32	R/W	0x00000000	IO 上拉状态配置寄存器 0
0x160	DS_CFG0	32	R/W	0x00000000	IO 驱动能力配置寄存器 0
0x164	DS_CFG1	32	R/W	0x00000000	IO 驱动能力配置寄存器 1
0x190	AD_CFG0	32	R/W	0x00000000	IO 复用 AD 配置寄存器 0
0x194	OD_CFG1	32	R/W	0x00000000	IO 开漏状态配置寄存器 1
0x198	PD_CFG1	32	R/W	0x00000000	IO 下拉状态配置寄存器 1

0x19C	PU_CFG1	32	R/W	0x00000000	IO 上拉状态配置寄存器1
0x1A0	DS_CFG2	32	R/W	0x00000000	IO 驱动能力配置寄存器2
0x1C0	RST_STATE_REG	32	R/W	0x00000001	复位状态寄存器

配置锁定寄存器 (CFG_LOCK_CFG)

偏移量: 0x00

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:0	CFG_LOCK_CFG	0x00000000	R/W	寄存器 LOCK 命令。软件配置其他寄存器时需先向此寄存器写 0x51AC0FFE 时解锁。读此寄存器时： 1: 已解锁，可以写入； 0: 未解锁，不能写入。

系统复位配置寄存器 (SYS_RESET_CFG)

偏移量: 0x10

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:10	Reserved	0	R/W	Reserved
9:8	wwdg_rst_sel	0	R/W	WWDG 模块检测到系统喂狗异常时的复位范围： 2' b10: 复位全系统 (PLL\CPU\外设\SCU 内部时钟分频器被复位) 2' b11: 复位系统总线 (CPU\外设\SCU 内部时钟分频器被复位) other value: 无复位操作
7:6	iwdg_rst_sel	0	R/W	IWDG 模块检测到系统喂狗异常时的复位范围： 2' b10: 复位全系统 (PLL\CPU\外设\SCU 内部时钟分频器被复位) 2' b11: 复位系统总线 (CPU\外设\SCU 内部时钟分频器被复位) other value: 无复位操作
5:4	soft_rst_sel	0	R/W	软件复位的复位范围： 2' b10: 复位全系统 (PLL\CPU\外设\SCU 内部时钟分频器被复位) 2' b11: 复位系统总线 (CPU\外设\SCU 内部时钟分频器被复位) other value: 无复位操作
3:2	Reserved	0	R/W	Reserved

1:0	cpu_rstreq_rst_sel	0	R/W	CPU 内核发出复位请求时的复位范围： 2' b10: 复位 CPU 内核 2' b11: 复位系统总线（CPU\外设\SCU 内部时钟分频器被复位） other value: 无复位操作
-----	--------------------	---	-----	---

系统软件复位配置寄存器（SYS_SOFT_RST_CFG）

偏移量：0x14

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	SOFT_SOFT_RST_CFG	0	R/W	为提供软件可操作的系统复位方式，设置此寄存器，当软件写入参数与固定特征值 0xdeadbeef 匹配时，产生软件复位请求

系统时钟选择配置寄存器（SYS_CLK_SEL_CFG）

偏移量：0x20

复位值：0x00000004

位域	名称	复位值	类型	描述
31:3	Reserved	0	R/W	Reserved
2	sys_clk_sel	0x1	R/W	系统时钟选择： 0: 采用系统 SRC 时钟，该时钟来源由本寄存器 1: 0 位的配置决定 1: PLL 产生的时钟
1:0	src_clk_sel	0	R/W	系统 SRC 时钟来源选择： 2' b01: 内部 RC 振荡器产生的时钟 2' b11: 外部晶体振荡器产生的时钟 other: Reserved

PLL 配置寄存器（PLL_CFG）

偏移量：0x30

复位值：0x00001407

位域	名称	复位值	类型	描述
31:15	Reserved	0	R/W	Reserved

14	BYPASS	0x0	R/W	PLL 时钟 bypass 使能： 0：输出 PLL 处理（倍频、分频）后的时钟 1：输出 PLL 处理前的时钟
13:6	M	0x50	R/W	PLL 系数 M
5:2	N	0x1	R/W	PLL 系数 N
1:0	OD	0x3	R/W	PLL 系数 OD

PLL 倍频频率可以按以下公式计算：PLL 时钟 = 输入时钟 × M 的值/N 的值 × 1/NO 其中，NO = 2 的（OD 的值）次方

时钟分频配置寄存器（AON_CLK_PARAM_CFG）

偏移量：0x34

复位值：0x00204080

位域	名称	复位值	类型	描述
31:24	Reserved	0	R/W	Reserved
23:17	timer_pwm_div	0x10	R/W	TIMER 和 PWM 模块的时钟分频系数
16:10	iwdg_div	0x10	R/W	IWDG 模块时钟分频系数
9:6	apb_div	0x2	R/W	APB 总线时钟分频系数，该分频影响 APB 总线上的全部外设
5:0	ipcore_div	0x0	R/W	IP 内核时钟分频系数

时钟分频使能配置寄存器（AON_CLK_PARAM_EN_CFG）

偏移量：0x40

复位值：0x00000000

位域	名称	复位值	类型	描述
31:5	Reserved	0	R/W	Reserved
4	timer_gpwm_div_en	0x0	R/W	TIMER 和 PWM 模块时钟分频系数更新使能： 0：不更新 1：更新 该位配置为 1 生效后，自动清除为 0
3	iwdg_div_en	0x0	R/W	IWDG 模块时钟分频系数更新使能： 0：不更新 1：更新 该位配置为 1 生效后，自动清除为 0
2	apb_div_en	0x0	R/W	APB 总线时钟分频系数更新使能： 0：不更新 1：更新

				该位配置为 1 生效后，自动清除为 0
1	ipcore_div_en	0x0	R/W	IP 内核时钟分频系数更新使能： 0: 不更新 1: 更新 该位配置为 1 生效后，自动清除为 0
0	pll_cfg_en	0x0	R/W	PLL 配置更新使能： 0: 不更新 1: 更新 该位配置为 1 生效后，自动清除为 0

时钟门控配置寄存器 (AON_CLKGATE_CFG)

偏移量: 0x50

复位值: 0x0000007F

位域	名称	复位值	类型	描述
31:6	Reserved	0x3	R/W	Reserved
5	iwdg_cpu_halt_cken	0x1	R/W	CPU 处于 halt 状态时 IWDG 模块时钟门控使能： 0: 自动关闭时钟 1: 不自动关闭时钟
4	timer1_gpwm1_cken	0x1	R/W	TIMER1 和 PWM1 模块时钟门控使能： 0: 关闭时钟 1: 打开时钟
3	timer0_gpwm0_cken	0x1	R/W	TIMERO 和 PWM0 模块时钟门控使能： 0: 关闭时钟 1: 打开时钟
2	efuse_cken	0x1	R/W	EFUSE 模块时钟门控使能： 0: 关闭时钟 1: 打开时钟
1	iwdg_cken	0x1	R/W	IWDG 模块时钟门控使能： 0: 关闭时钟 1: 打开时钟
0	gpio_cken	0x1	R/W	GPIO 模块时钟门控使能： 0: 关闭时钟 1: 打开时钟

复位配置寄存器 (AON_RESET_CFG)

偏移量: 0x70

复位值: 0x0000001F

位域	名称	复位值	类型	描述
----	----	-----	----	----

31:5	Reserved	0x3	R/W	Reserved
4	pll_rsten	0x1	R/W	PLL 模块复位使能： 0：复位 1：不复位
3	timer01_gpwm01_rsten	0x1	R/W	TIMER0/1 和 PWM0/1 模块复位使能： 0：复位 1：不复位
2	efuse_rsten	0x1	R/W	EFUSE 模块复位使能： 0：复位 1：不复位
1	iwdg_rsten	0x1	R/W	IWDG 模块复位使能： 0：复位 1：不复位
0	gpio_rsten	0x1	R/W	GPIO 模块复位使能： 0：复位 1：不复位

下述是 IO 相关的寄存器组，列举全部寄存器后再说明具体的使用方法。

IO 复用配置寄存器 0 (IOREUSE_CFG0)

偏移量：0x140

复位值：0x00000000

位域	名称	复位值	类型	描述
31	Reserved	0	R/W	Reserved
30:0	IOREUSE_CFG0	0x0	R/W	IOREUSE_CFG0 配置项，具体功能请参考下面的说明和表格

IO 复用配置寄存器 1 (IOREUSE_CFG1)

偏移量：0x144

复位值：0x00000000

位域	名称	复位值	类型	描述
31:21	Reserved	0	R/W	Reserved
20:0	IOREUSE_CFG1	0x0	R/W	IOREUSE_CFG1 配置项，具体功能请参考下面的说明和表格

IO 开漏状态配置寄存器 0 (OD_CFG0)

偏移量：0x14C

复位值：0x00000000

位域	名称	复位值	类型	描述
31:15	Reserved	0	R/W	Reserved
14:0	OD_CFG0	0x0	R/W	OD_CFG0 配置项，具体功能请参考下面的说明和表格

IO 下拉状态配置寄存器 0 (PD_CFG0)

偏移量：0x150

复位值：0x00000000

位域	名称	复位值	类型	描述
31	Reserved	0	R/W	Reserved
30:0	PD_CFG0	0x0	R/W	PD_CFG0 配置项，具体功能请参考下面的说明和表格

IO 上拉状态配置寄存器 0 (PU_CFG0)

偏移量：0x158

复位值：0x00000000

位域	名称	复位值	类型	描述
31	Reserved	0	R/W	Reserved
30:0	PU_CFG0	0x0	R/W	PU_CFG0 配置项，具体功能请参考下面的说明和表格

IO 驱动能力配置寄存器 0 (DS_CFG0)

偏移量：0x160

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	DS_CFG0	0x0	R/W	DS_CFG0 配置项，具体功能请参考下面的说明和表格

IO 驱动能力配置寄存器 1 (DS_CFG1)

偏移量：0x164

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	DS_CFG1	0x0	R/W	DS_CFG1 配置项，具体功能请参考下面的说明和表格

I0 复用 AD 配置寄存器 0 (AD_CFG0)

偏移量: 0x190

复位值: 0x00000003

位域	名称	复位值	类型	描述
31:12	Reserved	0	R/W	Reserved
11:0	AD_CFG0	0x3	R/W	AD_CFG0 配置项，具体功能请参考下面的说明和表格

I0 开漏状态配置寄存器 1 (OD_CFG1)

偏移量: 0x194

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:16	Reserved	0	R/W	Reserved
15:0	OD_CFG1	0x0	R/W	OD_CFG1 配置项，具体功能请参考下面的说明和表格

I0 下拉状态配置寄存器 1 (PD_CFG1)

偏移量: 0x198

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:16	Reserved	0	R/W	Reserved
15:0	PD_CFG0	0x0	R/W	PD_CFG0 配置项，具体功能请参考下面的说明和表格

I0 上拉状态配置寄存器 1 (PU_CFG1)

偏移量: 0x19C

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:16	Reserved	0	R/W	Reserved

15:0	PU_CFG1	0x0	R/W	PU_CFG1 配置项，具体功能请参考下面的说明和表格
------	---------	-----	-----	-----------------------------

IO 驱动能力配置寄存器 2 (DS_CFG2)

偏移量: 0x1A0

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:0	DS_CFG2	0x0	R/W	DS_CFG2 配置项，具体功能请参考下面的说明和表格

上述 IO 相关的寄存器组，每个位都是配置为 1 时有效，IO 复用决定了对应的 IO 处于何种功能状态，AD 复用决定对应的 IO 是否配置为模拟 ADC 输入口，上下拉和开漏寄存器决定了对应的 IO 是否开启内部上拉、下拉或开漏状态（IO 开漏时支持外部 5V 输入），DS 寄存器决定了对应的 IO 的驱动能力，有两位有效数据，当温度在 25 度，芯片工作在 3.3V 和 1.1V 电压情况下，DS 值和对应的标称驱动能力如下表所示：

DS | Ioh (高电平 2.4V 时输出电流) | IoI (低电平 2.4V 时输入电流) : - : | : - : | : - : | 0 | 33.1mA
| 19.3mA 1 | 39.7mA | 23.1mA 2 | 46.4mA | 26.9mA 3 | 53mA | 30.8mA

芯片各个 IO 和对应的 IO 配置寄存器的控制关系表如下图所示：

Pin Name	IOREUSE_CFG	OD_CFG	AD_CFG	PD_CFG	PU_CFG	DS_CFG
PA0	IOREUSE_CFG0[1:0]	---	---	PD_CFG0[0]	PU_CFG0[0]	DS_CFG0[1:0]
PA1	---	---	---	PD_CFG0[1]	PU_CFG0[1]	DS_CFG0[3:2]
PC5	---	---	---	PD_CFG0[2]	PU_CFG0[2]	DS_CFG0[5:4]
PA2	IOREUSE_CFG0[4:2]	OD_CFG0[0]	---	PD_CFG0[6]	PU_CFG0[6]	DS_CFG0[13:12]
PA3	IOREUSE_CFG0[7:5]	OD_CFG0[1]	---	PD_CFG0[7]	PU_CFG0[7]	DS_CFG0[15:14]
PA4	IOREUSE_CFG0[10:8]	OD_CFG0[2]	---	PD_CFG0[8]	PU_CFG0[8]	DS_CFG0[17:16]
PA5	IOREUSE_CFG0[13:11]	OD_CFG0[3]	---	PD_CFG0[9]	PU_CFG0[9]	DS_CFG0[19:18]
PA6	IOREUSE_CFG0[16:14]	OD_CFG0[4]	---	PD_CFG0[10]	PU_CFG0[10]	DS_CFG0[21:20]
PA7	IOREUSE_CFG0[18:17]	OD_CFG0[5]	---	PD_CFG0[11]	PU_CFG0[11]	DS_CFG0[23:22]
PB0	IOREUSE_CFG0[20:19]	OD_CFG0[6]	---	PD_CFG0[12]	PU_CFG0[12]	DS_CFG0[25:24]
PB1	IOREUSE_CFG0[22:21]	OD_CFG0[7]	---	PD_CFG0[13]	PU_CFG0[13]	DS_CFG0[27:26]
PB2	IOREUSE_CFG0[24:23]	OD_CFG0[8]	---	PD_CFG0[14]	PU_CFG0[14]	DS_CFG0[29:28]
PB3	IOREUSE_CFG0[26:25]	OD_CFG0[9]	---	PD_CFG0[15]	PU_CFG0[15]	DS_CFG0[31:30]
PB4	IOREUSE_CFG0[28:27]	OD_CFG0[10]	---	PD_CFG0[16]	PU_CFG0[16]	DS_CFG1[1:0]
PB5	IOREUSE_CFG0[30:29]	OD_CFG0[11]	---	PD_CFG0[17]	PU_CFG0[17]	DS_CFG1[3:2]
PB6	IOREUSE_CFG1[2:0]	OD_CFG0[12]	---	PD_CFG0[18]	PU_CFG0[18]	DS_CFG1[5:4]
PB7	IOREUSE_CFG1[5:3]	OD_CFG0[13]	---	PD_CFG0[19]	PU_CFG0[19]	DS_CFG1[7:6]
PC0	IOREUSE_CFG1[8:6]	OD_CFG0[14]	---	PD_CFG0[20]	PU_CFG0[20]	DS_CFG1[9:8]
PC1	IOREUSE_CFG1[11:9]	---	AD_CFG0[2]	PD_CFG0[26]	PU_CFG0[26]	DS_CFG1[21:20]
PC2	IOREUSE_CFG1[14:12]	---	AD_CFG0[3]	PD_CFG0[27]	PU_CFG0[27]	DS_CFG1[23:22]
PC3	IOREUSE_CFG1[17:15]	---	AD_CFG0[4]	PD_CFG0[28]	PU_CFG0[28]	DS_CFG1[25:24]
PC4	IOREUSE_CFG1[20:18]	---	AD_CFG0[5]	PD_CFG0[29]	PU_CFG0[29]	DS_CFG1[27:26]
PD0	---	OD_CFG1[0]	---	PD_CFG1[0]	PU_CFG1[0]	DS_CFG2[1:0]
PD1	---	OD_CFG1[1]	---	PD_CFG1[1]	PU_CFG1[1]	DS_CFG2[3:2]
PD3	---	OD_CFG1[3]	---	PD_CFG1[3]	PU_CFG1[3]	DS_CFG2[7:6]
PD4	---	OD_CFG1[4]	---	PD_CFG1[4]	PU_CFG1[4]	DS_CFG2[9:8]

图 D-1 IO 和寄存器位对应关系

上述 IO 复用配置中，该 IO 配置的 IOREUSE 寄存器位的值决定了该 IO 当前处于第几个工作模式，工作模式和 IO 的关系如下图所示：

Pin Name	Function1	Function2	Function3	Function4	Function5	Analog Function	Specific Function
XIN	PA0	PWM5	-	-	-	XIN	-
XOUT	PA1	-	-	-	-	XOUT	-
PA2	PA2	IIS_SDI	IIC_SDA	UART1_TX	PWM0	-	-
PA3	PA3	IIS_LRCLK	IIC_SCL	UART1_RX	PWM1	-	-
PA4	PA4	IIS_SDO	-	-	PWM2	-	PG_EN
PA5	PA5	IIS_SCLK	PDM_DAT	UART2_TX	PWM3	-	-
PA6	PA6	IIS_MCLK	PDM_CLK	UART2_RX	PWM4	-	-
PA7	PA7	PWM0	UART1_TX	EXT_INT[0]	-	-	-
PB0	PB0	PWM1	UART1_RX	EXT_INT[1]	-	-	-
PB1	PB1	PWM2	UART2_TX	-	-	-	-
PB2	PB2	PWM3	UART2_RX	-	-	-	-
PB3	PB3	PWM4	IIC_SDA	-	-	-	-
PB4	PB4	PWM5	IIC_SCL	-	-	-	-
PB5	PB5	UART0_TX	IIC_SDA	PWM1	-	-	-
PB6	PB6	UART0_RX	IIC_SCL	PWM2	-	-	-
PB7	PB7	UART1_TX	IIC_SDA	PWM3	PDM_DAT	-	-
PC0	PC0	UART1_RX	IIC_SCL	PWM4	PDM_CLK	-	-
AIN5	PC1	-	UART2_TX	PWM3	PDM_DAT	AIN5	-
AIN4	PC2	-	UART2_RX	PWM2	PDM_CLK	AIN4	-
AIN3	PC3	-	IIC_SDA	PWM1	PDM_DAT	AIN3	-
AIN2	PC4	-	IIC_SCL	PWM0	PDM_CLK	AIN2	-
PC5	PC5	-	-	-	-	-	BOOT_SEL

图 D-2 IO 功能复用关系

复位状态寄存器（RST_STATE_REG）

偏移量：0x1C0

复位值：0x00000001

位域	名称	复位值	类型	描述
31:6	Reserved	0	W1C	Reserved
5	SOFT_RST_STATE	0x0	W1C	软件造成复位的状态位，1 为复位状态，该位写 1 时清除为 0

4	WWDG_RST_STATE	0x0	W1C	WWDG 造成复位的状态位, 1 为复位状态, 该位写 1 时清除为 0
3	IWDG_RST_STATE	0x0	W1C	IWDG 造成复位的状态位, 1 为复位状态, 该位写 1 时清除为 0
2	Reserved	0	W1C	Reserved
1	CPU_REQ_RST_STATE	0x0	W1C	CPU 复位请求造成复位的状态位, 1 为复位状态, 该位写 1 时清除为 0
1	POWER_ON_RST_STATE	0x1	W1C	上电造成复位的状态位, 1 为复位状态, 该位写 1 时清除为 0

六、DMA

DMA 实现了一种无需 CPU 参与、完全依靠硬件的在外设及/或存储器之间传递数据的工作方式，从而极大地解放了 CPU，提升了效率。通过 DMA，系统可以在外设与存储器之间、存储器与存储器之间快速传输数据，无需 CPU 的任何干涉。

功能介绍

DMA 控制器主要特征如下：

- 1 个 DMA 通道，4 个 DMA 请求，每个通道只支持单向传输
- 支持 single 请求和 burst 请求
- 支持存储器-存储器、存储器-外设、外设-存储器传输
- 通过使用链表，支持分散/连续地址的 DMA 传输
- 硬件 DMA 通道优先级，通道 0 具有最高优先级，通道 2 具有最低优先级
- 两个 AHB 总线 master
- 支持 DMA 源地址与目的地址递增或不递增
- DMA burst size 可配置
- 每个通道内部具有 4 字的 FIFO
- 支持 8-bit、16-bit 以及 32-bit 宽度的传输
- DMA 传输完成或者 DMA 传输错误产生中断请求
- DMA 中断请求可屏蔽
- DMA 屏蔽前中断请求状态可查询

为使 DMA 正常工作，软件配置时需满足下列配置顺序：

1. 配置 DMACCxSrcAddr 、 DMACCxDestAddr 、 DMACCxLLI 、 DMACCxControl 、 DMACCxConfiguration 等通道寄存器
2. 使能 DMA 通道
3. 使能 DMA 控制器

芯片的 DMA 支持 2 个通道，通道的 source 和 destination 可根据传输的方向配置，每个请求传输数据时使用哪个 DMA 通道由软件根据 DMA 控制器来配置决定。

DMA 请求为 burst 请求，相关寄存器为 DMACBREQ[15:0]。DMA 请求可以通过软件（DMACSoftBReq、DMACSoftSReq）和硬件来产生。硬件 DMA 请求的分配如表 D-1 所示。

表 D-1 DMA burst 传输请求分配

偏移量	名称	描述
0	DTR Flash	DTR Flash 通道
1-3	Reserved	保留
4	UART0_RX	UART0 接收
5	UART0_TX	UART0 发送
6	UART1_RX	UART1 接收
7	UART1_TX	UART1 发送
8	UART2_RX	UART1 接收
9	UART2_TX	UART1 发送
10-15	Reserved	保留

上述 DMA 支持的模块，都有独立的访问地址，DTR Flash 模块是 0x60000000，UART0 是 0x61000000，UART1 是 0x62000000，UART3 是 0x63000000。

寄存器映射

DMA 控制器 DMAC 的寄存器映射基地址为 0x40001000，详见表 D-2。

表 D-2 DMA 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x000	DMACIntStatus	8	RO	0x00	中断状态寄存器
0x004	DMACIntTCStatus	8	RO	0x00	传输计数中断状态寄存器
0x008	DMACIntTCClear	8	WO	0x00	传输计数中断清除寄存器
0x00C	DMACIntErrorStatus	8	RO	0x00	传输错误中断状态寄存器
0x010	DMACIntErrClr	8	WO	0x00	传输错误中断清除寄存器
0x014	DMACRawIntTCStatus	8	RO	0x00	传输计数原始中断状态寄存器
0x018	DMACRawIntErrorStatus	8	RO	0x00	传输错误原始中断状态寄存器
0x01C	DMACEnbldChns	8	RO	0x00	通道使能状态寄存器
0x030	DMACConfiguration	3	R/W	0x0	配置寄存器
0x100	DMACCxSrcAddr	32	R/W	0x00000000	通道源地址寄存器
0x104	DMACCxDestAddr	32	R/W	0x00000000	通道目的地址寄存器
0x108	DMACCxLLI	32	R/W	0x00000000	通道链表寄存器
0x10C	DMACCxControl	32	R/W	0x00000000	通道控制寄存器
0x110	DMACCxConfiguration	20	R/W	0x000000	通道配置寄存器

中断状态寄存器 (DMACIntStatus)

偏移量: 0x000

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0	R	Reserved
7:0	IntStatus	0x00	R	掩蔽后 DMA 中断的状态, 低 3 位有效, 1 表示发生中断

传输计数中断状态寄存器 (DMACIntTCStatus)

偏移量: 0x004

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0	R	Reserved
7:0	IntTCStatus	0x00	R	中断终端计数请求状态, 低 3 位有效, 1 表示发生传输计数中断

传输计数中断清除寄存器 (DMACIntTCClear)

偏移量: 0x008

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0	W	Reserved
7:0	IntTCClear	0x00	W	终端计数请求清除, 低 3 位有效, 写 1 清除传输计数中断状态

传输错误中断状态寄存器 (DMACIntErrorStatus)

偏移量: 0x00C

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0	R	Reserved
7:0	IntErrorStatus	0x00	R	中断错误状态, 低 3 位有效, 1 表示发生传输错误中断

传输错误中断清除寄存器 (DMACIntErrClr)

偏移量：0x010

复位值：0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0	W	Reserved
7:0	IntErrClr	0x00	W	中断错误清除，低3位有效，写1表示清除传输错误中断

传输计数原始中断状态寄存器（DMACRawIntTCStatus）

偏移量：0x014

复位值：0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0	R	Reserved
7:0	RawIntTCStatus	0x00	R	屏蔽前终端计数中断的状态，低3位有效，1表示发生传输计数原始中断

传输错误原始中断状态寄存器（DMACRawIntErrorStatus）

偏移量：0x018

复位值：0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0	R	Reserved
7:0	RawIntErrorStatus	0x00	R	掩蔽前错误中断的状态，低3位有效，1表示发生传输错误原始中断

通道使能状态寄存器（DMACEnbldChns）

偏移量：0x01C

复位值：0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0	R	Reserved
7:0	EnabledChannels	0x00	R	通道使能状态，低3位有效，1表示对应通道使能

配置寄存器（DMACConfiguration）

偏移量：0x030

复位值：0x00000000

位域	名称	复位值	类型	描述
31:1	Reserved	0	R/W	Reserved
0	E	0	R/W	DMAC 使能： 0：不使能 1：使能 该位重置为 0，禁用 DMAC 可降低功耗。

通道源地址寄存器（DMACCxSrcAddr）

偏移量：0x100

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	SrcAddr	0	R/W	DMA 源地址

通道目的地址寄存器（DMACCxDestAddr）

偏移量：0x104

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	DestAddr	0	R/W	DMA 目的地址

通道链表寄存器（DMACCxLLI）

偏移量：0x108

复位值：0x00000000

位域	名称	复位值	类型	描述
31:2	LLI	0x00000000	R/W	链接列表项。下一个 LLI 地址的位[31:2]，地址位[1:0]为 0。
1	Reserved	0	R/W	Reserved
0	LM	0	R/W	AHB 主选择用于加载下一个 LLI 0：AHB 主 1 1：AHB 主 2

通道控制寄存器 (DMACCxControl)

偏移量: 0x10C

复位值: 0x00000000

位域	名称	复位值	类型	描述
31	I	0	R/W	终端计数中断启用位。它控制当前 LLI 是否会触发终端计数中断。
30:28	Prot	0x0	R/W	保护
27	DI	0	R/W	终端计数中断启用位。它控制当前 LLI 是否预期触发终端计数中断。目的地增量: 每次传输后, 目标地址都会递增。
26	SI	0	R/W	源增量。设置后, 源地址在每次传输后递增。
25	D	0	R/W	目的地 AHB 主机选择: 0: 为目的地传输选择 AHB 主机 1 1: 为目的地传输选择 AHB 主机 2
24	S	0	R/W	源 AHB 主机选择: 0: 源传输选择 AHB 主机 1 1: 源传输选择 AHB 主机 2
23:21	DWidth	0x0	R/W	目标传输宽度。传输宽度超过 AHB 主总线宽度是非法的。源和目标宽度可以彼此不同。硬件会在需要时自动打包和解包数据。
20:18	SWidth	0x0	R/W	源传输宽度。传输宽度超过 AHB 主总线宽度是非法的。源和目标宽度可以彼此不同。硬件会在需要时自动打包和解包数据。
17:15	DBSize	0x0	R/W	源传输大小。传输大小超过 AHB 主总线大小是非法的。源和目标大小可以彼此不同。硬件会在需要时自动打包和解包数据。
14:12	SBSize	0x0	R/W	源突发大小。指示组成源突发的传输数。必须将此值设置为源外围设备的突发大小, 如果源是内存, 则设置为内存边界大小。
11:0	TransferSize	0x000	R/W	传输大小。当 DMAC 是流量控制器时, 写入此字段可设置传输的大小。 从该字段读取的数据表示在目标总线上完成的传输数。当通道处于活动状态时读取寄存器并不能提供有用的信息, 因为当软件处理读取的值时, 通道可能已经进行了处理。您应该只在通道启用然后禁用时使用它。

通道配置寄存器 (DMACCxConfiguration)

偏移量: 0x110

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:19	EN	0x0000	R/W	POR power down 控制位 0: 开启

				1: 关闭, POR_RESET=POR_VDD
18	H	0	R/W	<p>暂停:</p> <p>0: 启用 DMA 请求</p> <p>1: 忽略额外的源 DMA 请求</p> <p>通道 FIFO 的内容被排出。您可以将此值与活跃位和通道使能位一起使用, 以完全禁用 DMA 通道。</p>
17	A	0	R	<p>活跃:</p> <p>0: FIFO 通道中没有数据</p> <p>1: 通道的 FIFO 有数据</p> <p>您可以将此值与暂停位和通道使能位一起使用, 以完全禁用 DMA 通道。</p>
16	L	0	R/W	锁定: 设置为 1 时, 此位启用锁定传输。
15	ITC	0	R/W	终端计数中断掩码。清除时, 该位屏蔽相关通道的终端计数中断。
14	IE	0	R/W	中断错误掩码。清除时, 该位掩盖了相关通道的错误中断。
13:11	FlowCntrl	0x0	R/W	流量控制和传输类型。此值表示流量控制器和传输类型。流量控制器可以是 DMAC、源外围设备或目标外围设备。传输类型可以是存储器到存储器、存储器到外围设备、外围设备到存储器或外围设备到外围设备。
10	Reserved	0	R/W	Reserved
9:6	DestPeripheral	0x0	R/W	目标外围设备。此值选择 DMA 目标请求外设。如果传输的目标是内存, 则忽略此字段。
5	Reserved	0	R/W	Reserved
4:1	SrcPeripheral	0x0	R/W	目标外围设备。此值选择 DMA 目标请求外设。如果传输的目标是内存, 则忽略此字段。
0	E	0	R/W	<p>通道使能位。读取此位表示通道当前是否使能或不使能:</p> <p>0: 通道不使能</p> <p>1: 通道使能</p>

七、通用定时器和PWM输出

功能介绍

通用定时器可产生 PWM 波输出以及定时器中断信号，两个定时器单元可独立作为单独的定时器工作也可以组合成一个级联的定时器。定时器单元进行 32 位定时器的递减计数，可产生周期性的中断或者 PWM 波形，两个定时器单元进行级联工作时，需将 TIMER_UNIT_0 的周期性的中断作为 TIMER_UNIT_1 的计数时钟。定时器单元从寄存器 TIMER_SC 递减 TIMER_SPWMC 时，PWM 输出置高，递减到 0 时 PWM 输出置低，同时产生可配宽度的中断信号，每个定时器单元具有如下一些特征：

- 多种计数方式：单周期、自动重新开始以及自由计数模式
- PWM 输出
- 计数时钟分频
- 级联模式
- 可产生周期性中断

芯片有四个专用 TIMER（TIMER0 到 TIMER3），六个专用 PWM（PWM0 到 PWM5）。

寄存器映射

TIMER0 / 1 / 2 / 3 寄存器映射的基地址分别为 0x40018000、0x40019000、0x4001A000、0x4001B000，PWM0 / 1 / 2 / 3 / 4 / 5 寄存器映射的基地址分别为 0x40014000、0x40015000、0x40016000、0x40017000、0x40034000、0x40035000，具体的寄存器映射见表 T-1。

表 T-1 TIMER 和 PWM 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	TIMER_CFG	32	R/W	0x00000000	配置寄存器
0x04	TIMER_CFG1	32	R/W	0x00000010	配置寄存器 1
0x08	TIMER_EW	32	R/W	0x00000000	事件寄存器
0x0C	TIMER_SC	32	R/W	0x00000000	周期寄存器
0x10	TIMER_CC	32	RO	0x00000000	计数值寄存器
0x14	TIMER_SPWMC	32	R/W	0x00000000	PWM 周期寄存器（PWM 专用）
0x18	TIMER_CFG0	32	R/W	0x00000000	配置寄存器 0

配置寄存器（TIMER_CFG）

偏移量: 0x00

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:9	Reserved	0x00_0000	R/W	保留
8:7	TM	0x0	R/W	定时器中断信号宽度: 0x0: 由 TIMER_CFG1[CT]清除 0x1: 2 个时钟周期 0x2: 4 个时钟周期 0x3: 8 个时钟周期
6	TP	0	R/W	定时器中断极性: 0: 高有效 1: 低有效
5	CS	0	R/W	计数时钟源: 0: PCLK 1: EXT_CLK (专用 PWM 接 PCLK)
4:2	CM	0x0	R/W	计数模式: 0x0: 单周期模式 0x1: 自动重新计数模式 0x2: 自由计数模式 0x3: 事件计数模式 0x4-0x7: 预留
1:0	TS	0x0	R/W	计数时钟分频: 0x0: 不分频 0x1: 2 分频 0x2: 4 分频 0x3: 16 分频

配置寄存器1 (TIMER_CFG1)

偏移量: 0x04

复位值: 0x00000010

位域	名称	复位值	类型	描述
31:4	Reserved	0x0000001	R/W	保留
3	RU	0	R/W	TIMER_CC 寄存器所保存的值: 0: 该位置位前的计数值 1: 当前计数值
2	CT	0	R	清除定时器中断: 0: 无影响 1: 清除定时器中断
1	PC	0	R/W	暂停计数:

				0: 正常计数 1: 暂停计数
0	RES	0	R	重新计数: 0: 无影响 1: 从 TIMER_SPWMC 和 TIMER_SC 重载, 递减计数

事件寄存器 (TIMER_EW)

偏移量: 0x08

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:1	Reserved	0x00000000	R/W	保留
0	EW	0	R/W	事件计数重载, 一个时钟周期后自清该位 事件计数模式: 0: 无影响 1: 计数器减 1

周期寄存器 (TIMER_SC)

偏移量: 0x0C

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:0	TIMER_SC	0x00000000	R/W	定时器周期值

计数值寄存器 (TIMER_CC)

偏移量: 0x10

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:0	TIMER_CC	0x00000000	R/W	当前计数值

PWM周期寄存器 (TIMER_SPWMC)

偏移量: 0x14

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	TIMER_SPWMC	0x00000000	R/W	PWM 周期值

配置寄存器0 (TIMER_CFG0)

偏移量：0x18

复位值：0x00000000

位域	名称	复位值	类型	描述
31:3	Reserved	0x00000000	R/W	保留
2	TRU_EN	0	R/W	输入信号 TIMER_RU 使能： 0: TIMER_RU 无效 1: TIMER_RU 为 1 时，TIMER_CC 更新
1	Reversed	0	R/W	保留
0	TSEL_CLK	0	R/W	计数时钟选择： 0: PCLK 或者 EXT_CLK 1: 级联时钟

八、独立看门狗（IWTD）

功能介绍

看门狗定时器是一种硬件定时电路，主要用于监测系统是否发生由软件工作异常而引发的故障。独立看门狗模块基于一个 32-bit 递减计数器，使用独立于 PCLK 的时钟计数，当计数器递减计数到 0 时，产生中断请求，计数器重载初值再次进行递减计数，再递减计数到 0 之前若中断未被清除，将产生复位请求，同时计数器停止计数。中断请求和复位请求都可以通过寄存器配置为使能或者禁止，当禁止中断请求时，计数器停止计数，当中断请求重新使能后，计数器重载初值进行递减计数。

软件配置时需向锁定寄存器中写入 0x1ACCE551，才能访问相关的其余寄存器。

寄存器映射

IWTD 寄存器映射的基地址为 0x40032000，具体的寄存器映射见表 I-1。

表 I-1 IWTD 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	WdogLoad	32	R/W	0xFFFFFFFF	计数初值寄存器
0x04	WdogValue	32	RO	0xFFFFFFFF	计数值寄存器
0x08	WdogControl	32	R/W	0x00000000	控制寄存器
0x0C	WdogIntClr	32	WO	-	中断清除寄存器
0x10	WdogRIS	32	RO	0x00000000	原始中断状态寄存器
0x14	WdogMIS	32	RO	0x00000000	屏蔽中断状态寄存器
0xC00	WdogLock	32	R/W	0x00000000	锁定寄存器

计数初值寄存器（WdogLoad）

偏移量：0x00

复位值：0xFFFFFFFF

位域	名称	复位值	类型	描述
31:0	WdogLoad	0xFFFFFFFF	R/W	计数初值寄存器

计数值寄存器 (WdogValue)

偏移量: 0x04

复位值: 0xFFFFFFFF

位域	名称	复位值	类型	描述
31:0	WdogValue	0xFFFFFFFF	R/W	计数值寄存器

控制寄存器 (WdogControl)

偏移量: 0x08

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:2	Reserved	0x00000000	R/W	保留
1	RESEN	0	R/W	复位请求使能: 0: 禁止 1: 使能
0	INTEN	0	R/W	中断请求使能: 0: 禁止 1: 使能

中断清除寄存器 (WdogIntClr)

偏移量: 0x0C

复位值: -

位域	名称	复位值	类型	描述
31:0	WdogIntClr	-	WO	中断清除寄存器: 向此寄存器写入任何值可清除中断请求, 计数器重载初值进行递减计数。

原始中断状态寄存器 (WdogRIS)

偏移量: 0x10

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:1	Reserved	0x00000000	RO	保留
0	WdogRIS	0	RO	原始中断状态

原始中断状态寄存器（WdogRIS）

偏移量：0x14

复位值：0x00000000

位域	名称	复位值	类型	描述
31:1	Reserved	0x00000000	RO	保留
0	WdogMIS	0	RO	屏蔽中断状态

锁定寄存器（WdogLock）

偏移量：0xC00

复位值：0x00000000

位域	名称	复位值	类型	描述
31:2	WdogLock	0x00000000	R/W	锁定寄存器： 向此寄存器写入 0x1ACCE551 才能写该模块相关其他所有的寄存器，否则不能写其他所有的寄存器。 读此寄存器时： 0x00000000：可以写其他所有寄存器 0x00000001：不能写其他所有寄存器

九、窗口看门狗（WWTDD）

功能介绍

窗口看门狗的时钟是从 APB 时钟 PCLK 分频得到的，当使用后假如软件在计数器到达指定值之前未能及时“喂狗”，就会产生复位或者中断。此外，WWTDD 还具有一个可配置的窗口值，假如软件在计数值达到窗口下限值之前或者上限值之后“喂狗”，也会产生中断或复位。因此软件必须在一个限定的时间窗口内“喂狗”。

窗口看门狗的主要特征有：

- 时钟来自于 PCLK 分频
- 支持基于窗口的 service
- 支持正常模式和 pre-warning alarm 模式
- 正常模式下，喂狗时机错误、计数器越界、喂狗值写错可立即产生复位请求
- Pre-warning alarm 模式下，第一次越上界产生中断，第二次越上界产生复位请求；喂狗值错或者喂狗时机在下界之前产生复位请求
- 锁定寄存器，避免寄存器误操作

寄存器映射

WWTDD 寄存器映射的基地址为 0x40010000，具体的寄存器映射见表 W-1。

表 W-1 WWTDD 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	WDT_CTRL	32	R/W	0x00000000	控制寄存器
0x04	WDT_SCALE	32	R/W	0x00000001	分频寄存器
0x08	WDT_SRV	32	WO	-	喂狗值寄存器
0x0C	WDT_WLB	32	R/W	0x00000000	窗口下界寄存器
0x10	WDT_WUB	32	R/W	0xFFFFFFFF	窗口上界寄存器
0x14	WDT_LOCK	32	R/W	0x00000000	解锁命令寄存器
0x18	WDT_COUNT	32	RO	0x00000000	计数值寄存器
0x1C	WDT_STATUS	32	RO	0x00000000	状态寄存器

控制寄存器（WDT_CTRL）

偏移量：0x00

复位值：0x00000000

位域	名称	复位值	类型	描述
31:7	Reserved	0x00000000	R/W	保留
6	INT_EN	0	R/W	中断产生使能： 0：禁止 1：使能
5	RST_EN	0	R/W	复位产生使能： 0：禁止 1：使能
4	WIND_EN	0	R/W	Window 功能开关： 0：在上限以内的范围内喂狗即可 1：必须在窗口范围内喂狗
3	HALT_EN	0	R/W	保留
2	MODE	0	R/W	工作模式： 0：正常模式 1：pre-warning alarm 模式
1	CLK_SEL	0	R/W	时钟选择： 0：PCLK 分频后时钟 1：外部输入时钟
0	GLB_ENB	0	R/W	WWTD 使能： 0：禁止 1：使能

分频寄存器（WDT_SCALE）

偏移量：0x04

复位值：0x00000001

位域	名称	复位值	类型	描述
31:16	Reserved	0x0000	R/W	保留
15:0	WDT_SCALE	0x0001	R/W	分频寄存器。当选择 PCLK 分频后的时钟作为计时参考时钟时，此寄存器作为 PCLK 的分频系数。当配置为 0 或 1 时即不分频

喂狗值寄存器（WDT_SRV）

偏移量：0x08

复位值：-

位域	名称	复位	类型	描述
----	----	----	----	----

位域	名称	值	类型	描述
31:0	WDT_SRV	-	WO	喂狗值寄存器： 在窗口内向该寄存器写入 0xABADCODE 即表示喂狗，若写入其他值会产生复位请求。如果中断请求已经产生，写入 0xABADCODE 会清除中断请求

窗口下界寄存器 (WDT_WLB)

偏移量: 0x0C

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:0	WDT_WLB	0x00000000	R/W	窗口下界寄存器

窗口上界寄存器 (WDT_WUB)

偏移量: 0x10

复位值: 0xFFFFFFFF

位域	名称	复位值	类型	描述
31:0	WDT_WUB	0xFFFFFFFF	R/W	窗口上界寄存器

解锁命令寄存器 (WDT_LOCK)

偏移量: 0x14

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:0	WDT_LOCK	0x00000000	R/W	解锁命令寄存器： 向此寄存器写入 0x51ACCE55 才能写该模块相关其他所有的寄存器，否则不能写其他所有的寄存器。 读此寄存器时： 0x00000000: 不能写其他所有寄存器 0x00000001: 可以写其他所有寄存器

计数值寄存器 (WDT_COUNT)

偏移量: 0x18

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	WDT_COUNT	0x00000000	RO	计数值寄存器

状态寄存器（WDT_STATUS）

偏移量：0x1C

复位值：0x00000000

位域	名称	复位值	类型	描述
31:1	Reserved	0x00000000	RO	保留
0	CNT_EXT	0	RO	计数值计数越界状态： 1：已越上界 0：未越上界

十、DTR Flash

芯片内置了支持以 DTR、单线、四线方式工作的 Nor Flash 控制器，可以支持各类 Nor Flash 器件。芯片已内置有 Nor Flash，用户使用时可以直接调用相应驱动代码，来实现 Flash 烧写和读取等功能。

功能介绍

DMA 控制器主要特征如下：

- 数据总线接口：
 - 支持 BIT/HALF-WORD/WORD 读写操作
 - 支持 SINGLE/BURST4/BURST8/BUSRT16 操作

- SPI 接口：
 - 支持 4 线 SPI
 - 支持 SPI（单线）/OCTAL（4 线）/DTR（4 线双沿）三种传输模式
 - 兼容 FLASH 各种命令操作
 - 支持发送操作的相位调整
 - 支持采集数据时的采集时钟相位调整及 delayline 微调
 - 支持 DQS 方式采集数据

- 三种控制器操作模式：
 - 预取读操作模式（XIP）
 - 通用操作模式

- 传输支持寄存器或 FIFO 缓存
 - 一个读操作异步 FIFO，数据宽度 32BIT，深度 64，触发阈值可配置
 - 一个写操作异步 FIFO，数据宽度 32BIT，深度 64，触发阈值可配置
 - 两个 32BIT 的数据配置寄存器
 - 两个 32BIT 的数据读取寄存器

- 支持的中断类型：
 - 通用操作模式完成标志中断源

- 错误的写操作中断源
- FIFO underflow\overflow 中断源
- 复位期间操作中断源

- 支持 DMA 传输

寄存器映射

DTR Flash 控制器的寄存器映射基地址为 0x40004000，详见表 F-1。

表 F-1 DTR Flash 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	GLOBE_CFG	32	R/W	0x00000000	全局配置寄存器
0x04	GLOBE1_CFG	32	R/W	0x00000000	全局配置寄存器 1
0x08	RX_CLK_CFG	32	R/W	0x00000010	接收时钟配置寄存器
0x0C	ADDR_MASK_CFG	32	R/W	0x00000FFF	地址屏蔽配置寄存器
0x10	GM_CFG	32	R/W	0x00000000	通用模式配置寄存器
0x14	GM1_CFG	32	R/W	0x00000000	通用模式配置寄存器 1
0x18	GM_ADDR_CFG	32	R/W	0x00000000	通用模式读写地址配置寄存器
0x1C	GM_DATA_SIZE_CFG	32	R/W	0x00000000	通用模式数据大小配置寄存器
0x20	RD_CFG	32	R/W	0x00000000	预读取模式配置寄存器
0x24	RD1_CFG	32	R/W	0x00000000	预读取模式配置寄存器 1
0x30	FIFO_LEVEL_CFG	32	R/W	0x00000000	FIFO 级别配置寄存器
0x34	R/W_DATA0_CFG	32	R/W	0x00000000	读写缓存寄存器 0
0x38	R/W_DATA1_CFG	32	R/W	0x00000000	读写缓存寄存器 1
0x3C	INT_CTRL_CFG	32	R/W	0x00000000	中断控制配置寄存器
0x40	STATE_REG	32	R/W	0x00000040	状态寄存器

全局配置寄存器（GLOBE_CFG）

偏移量：0x000

复位值：0x00000000

位域	名称	复位值	类型	描述
31:14	Reserved	0	R/W	Reserved
13	flash_clk_bypass	0x0	R/W	Flash 器件时钟旁路，可以使控制器核 Flash 采用同一个外部时钟，配置为 1 有效。当使能此功能时，需要 tx_data_shift 发送数据相位配置为 0、rx_nege_en 和 rx_nege_sample 配置

				为 1。
12	dpm_en	0x0	R/W	发送的 dpm 模式使能，配置为 1 有效
11	dtr_tx_nege_en	0x0	R/W	DTR 模式下发送数据时钟下降沿相位调整，配置为 1 有效
10:8	dtr_tx_data_shift	0x0	R/W	DTR 模式下发送数据时钟相位平移的周期数
7	dtr_tx_nege_en	0x0	R/W	正常模式下发送数据时钟下降沿相位调整，配置为 1 有效
6:4	dtr_tx_data_shift	0x0	R/W	正常模式下发送数据时钟相位平移的周期数
3:2	ram_clk_md	0x0	R/W	fifo 的 flash 侧时钟与内部 sram 时钟频率关系： 0: 同频 1: 2 分频 2: 4 分频
1:0	flash_clk_div	0x0	R/W	Flash 器件时钟的频率： 0: 内核时钟的 2 分频 1: 内核时钟的 4 分频 2: 内核时钟的 6 分频 3: 内核时钟的 8 分频

全局配置寄存器1 (GLOBE1_CFG)

偏移量: 0x004

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:11	Reserved	0	R/W	Reserved
10	flash_R/Wdata_maxnum_en	0x0	R/W	单次传输限制使能，配置为 1 有效
9:2	flash_R/Wdata_maxnum	0x0	R/W	单次传输最大的读写数据个数，其值为该寄存器配置值再加 1 个 Word
1	flash_hw_reset	0x0	R/W	flash 硬件复位，配置为 1 有效
0	ecc_dect_en	0x0	R/W	ECC 信号检测使能，配置为 1 有效

接收时钟配置寄存器 (RX_CLK_CFG)

偏移量: 0x08

复位值: 0x00000010

位域	名称	复位值	类型	描述
31:22	Reserved	0	R/W	Reserved
21	rx_nege_sample	0x0	R/W	非 DTR 模式下，接收时钟使用下降沿采样，配置为 1 有效
20	rx_dqs_en	0x0	R/W	接收时钟选择外部 dps 信号，配置为 1 有效

19:4	rx_clk_delay_sel	0x1	R/W	delay_line 选择: [19]RX_CLK 时域, rx_wptr 相位选择 0x0: 下降沿采样 0x1: 上升沿采样 [18]RX_CLK 时域, rx_wptr 输出选择 0x0: 原始 rx_wptr 输出 0x1: 相位调整 rx_wptr 输出 [17]core_clk 时域, rx_wptr 相位选择 0x0: 下降沿采样 0x1: 上升沿采样 [16]core_clk 时域, rx_wptr 输出选择 0x0: 原始 rx_wptr 输出 0x1: 相位调整 rx_wptr 输出 [15:12] 保留 [11:4]delay_line 的级数范围 (1-32) 级
3	rx_nege_en	0x0	R/W	接收时钟下降沿相位调整使能, 配置为 1 有效
2:0	rx_clk_shift	0x0	R/W	接收时钟相位平移的周期数

地址屏蔽配置寄存器 (ADDR_MASK_CFG)

偏移量: 0x0C

复位值: 0x00000FFF

位域	名称	复位值	类型	描述
31:12	Reserved	0	R/W	Reserved
11:0	addr_mask	0xFFFF	R/W	配置地址的屏蔽, 系统默认 Flash 的低 16bit 地址位 (15:0) 为有效, 该寄存器每一位顺序对应 Flash 从第 16bit 地址的对应位, 如 bit0 对应的是 Flash 地址的第 16bit 位, 对该位写 1 为屏蔽, 0 为不屏蔽 例: 器件大小 2MB, 器件有效地址共 21 位, addr_mask = 0xFE0; 器件大小 4MB, 器件有效地址共 22 位, addr_mask = 0xFC0; 器件大小 16MB, 器件有效地址共 24 位, addr_mask = 0xF00; 器件大小 32MB, 器件有效地址共 25 位, addr_mask = 0xE00。

通用模式配置寄存器 (GM_CFG)

偏移量: 0x10

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:29	Reserved	0	R/W	Reserved

28:24	gm_dummy_cycle	0x0	R/W	Dummy 等待 flash 的周期数
23	gm_data_store_md	0x0	R/W	读写数据存放方式: 0: fifo 1: rw_data_reg(不支持 dma 模式)
22	gm_dma_wreq_md	0x0	R/W	DMA 写请求发送方式: 0: 写 fifo amempty (快空状态) 时发送写请求 1: 写 fifo empty (空状态) 时发送写请求
21	gm_dma_en	0x0	R/W	DMA 模式使能, 配置为 1 有效
20	Reserved	0x0	R/W	Reserved
19	gm_crm_en	0x0	R/W	连续读模式使能, 配置为 1 有效
18:15	gm_data_md_sel	0x0	R/W	读写数据的模式选择: 4' b0000: 单线模式 4' b0001: 4 线模式 4' b0100: 单线 merge 模式 4' b0101: 4 线 merge 模式 4' b1000: DTR 单线模式 4' b1001: DTR4 线模式 4' b1100: DTR 单线 merge 模式 4' b1101: DTR4 线 merge 模式 其它: Reseverd
14	gm_write_en	0x0	R/W	写数据使能, 配置为 1 有效
13	gm_read_en	0x0	R/W	读数据使能, 配置为 1 有效
12	gm_dummy_en	0x0	R/W	Dummy 等待使能, 配置为 1 有效
11	gm_crb_en	0x0	R/W	连续读 bit 发送使能, 配置为 1 有效
10:7	gm_data_md_sel	0x0	R/W	发送地址的模式选择: 4' b0000: 单线模式 4' b0001: 4 线模式 4' b0100: 单线 merge 模式 4' b0101: 4 线 merge 模式 4' b1000: DTR 单线模式 4' b1001: DTR4 线模式 4' b1100: DTR 单线 merge 模式 4' b1101: DTR4 线 merge 模式 其它: Reseverd
6	gm_addr_en	0x0	R/W	发送地址使能, 配置为 1 有效
5:2	gm_cmd_md_sel	0x0	R/W	发送命令的模式选择: 4' b0000: 单线模式 4' b0001: 4 线模式 4' b0100: 单线 merge 模式 4' b0101: 4 线 merge 模式 4' b1000: DTR 单线模式 4' b1001: DTR4 线模式 4' b1100: DTR 单线 merge 模式 4' b1101: DTR4 线 merge 模式 其它: Reseverd

1	gm_cmd_en	0x0	R/W	发送命令使能，配置为 1 有效
0	gm_en	0x0	R/W	通用模式总使能，配置为 1 有效，写 1 后生效后该 bit 位自清除为 0

通用模式配置寄存器 1 (GM1_CFG)

偏移量：0x14

复位值：0x00000000

位域	名称	复位值	类型	描述
31:27	Reserved	0	R/W	Reserved
26	gm_cmd_size	0x0	R/W	命令的数据长度，该长度为该位的值+1 个 Byte
25:24	gm_addr_size	0x0	R/W	地址的数据长度，该长度为该位的值+1 个 Byte
23:16	gm_crb_code	0x0	R/W	发送的连续读 bit 数据
15:8	gm_cmd_code1	0x0	R/W	发送的命令编码数据 1
7:0	gm_cmd_code0	0x0	R/W	发送的命令编码数据 0

通用模式读写地址配置寄存器 (GM_ADDR_CFG)

偏移量：0x18

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	gm_address	0	R/W	通用模式读写地址

通用模式数据大小配置寄存器 (GM_DATA_SIZE_CFG)

偏移量：0x1C

复位值：0x00000000

位域	名称	复位值	类型	描述
31:20	Reserved	0	R/W	Reserved
19:0	rw_data_size	0	R/W	读写的数据字节个数，单位为 Byte

预读取模式配置寄存器 (RD_CFG)

偏移量：0x20

复位值：0x00000000

位域	名称	复位值	类型	描述
31:23	Reserved	0	R/W	Reserved
22	prefetch_en	0	R/W	预取读模式总使能，配置为1有效
21:17	rd_dummy_cycle	0	R/W	Dummy 等待 flash 的周期
16	Reserved	0	R/W	Reserved
15:12	rd_data_md_sel	0x0	R/W	读数据的模式选择： 4' b0000: 单线模式 4' b0001: 4线模式 4' b0100: 单线 merge 模式 4' b0101: 4线 merge 模式 4' b1000: DTR 单线模式 4' b1001: DTR4 线模式 4' b1100: DTR 单线 merge 模式 4' b1101: DTR4 线 merge 模式 其它: Reseverd
11	rd_dummy_en	0	R/W	Dummy 等待使能，配置为1有效
10	rd_crb_en	0	R/W	连续读 bit 发送使能，配置为1有效
9:6	rd_addr_md_sel	0x0	R/W	发送地址的模式选择： 4' b0000: 单线模式 4' b0001: 4线模式 4' b0100: 单线 merge 模式 4' b0101: 4线 merge 模式 4' b1000: DTR 单线模式 4' b1001: DTR4 线模式 4' b1100: DTR 单线 merge 模式 4' b1101: DTR4 线 merge 模式 其它: Reseverd
5:2	rd_cmd_md_sel	0x0	R/W	发送命令的模式选择： 4' b0000: 单线模式 4' b0001: 4线模式 4' b0100: 单线 merge 模式 4' b0101: 4线 merge 模式 4' b1000: DTR 单线模式 4' b1001: DTR4 线模式 4' b1100: DTR 单线 merge 模式 4' b1101: DTR4 线 merge 模式 其它: Reseverd
1	rd_cmd_en	0	R/W	发送命令使能，配置为1有效
0	rd_en	0	R/W	预取读模式总使能，配置为1有效

预期读模式配置寄存器 1 (RD1_CFG)

偏移量：0x24

复位值：0x00000000

位域	名称	复位值	类型	描述
31:27	Reserved	0	R/W	Reserved
26	rd_cmd_size	0x0	R/W	命令的数据长度，该长度为该位的值+1 个 Byte
25:24	rd_addr_size	0x0	R/W	地址的数据长度，该长度为该位的值+1 个 Byte
23:16	rd_crb_code	0x0	R/W	发送的连续读 bit 数据
15:8	rd_cmd_code1	0x0	R/W	发送的命令编码数据 1
7:0	rd_cmd_code0	0x0	R/W	发送的命令编码数据 0

FIFO 级别配置寄存器 (FIFO_LEVEL_CFG)

偏移量：0x30

复位值：0x00000000

位域	名称	复位值	类型	描述
31:19	Reserved	0	R/W	Reserved
18:13	rfifo_amfull_level	0x0	R/W	配置读 FIFO 中，amfull（几乎满）的数据个数阈值标准，达到时即触发对应条件
12:7	rd_arfifo_amempty_levelddr_size	0x0	R/W	配置读 FIFO 中，amempty（几乎空）的数据个数阈值标准，达到时即触发对应条件
6:0	wfifo_amfull_level	0x0	R/W	配置写 FIFO 中，amfull（几乎满）的数据个数阈值标准，达到时即触发对应条件

读写缓存寄存器 0 (RW_DATA0_CFG)

偏移量：0x34

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	rw_data_reg0	0	R/W	读写缓存，选择数据储存为寄存器时的第一个 WORD 数据

读写缓存寄存器 1 (RW_DATA1_CFG)

偏移量：0x38

复位值：0x00000000

位域	名称	复位值	类型	描述
31:0	rw_data_reg1	0	R/W	读写缓存，选择数据储存为寄存器时的第二个 WORD 数据

中断控制配置寄存器（INT_CTRL_CFG）

偏移量：0x3C

复位值：0x00000000

位域	名称	复位值	类型	描述
31:6	Reserved	0	R/W	Reserved
5	hready_error_int_en	0	R/W	hready 错误中断使能，配置为 1 有效
4	ecc_error_int_en	0	R/W	ECC 错误中断使能，配置为 1 有效
3	gm_done_int_en	0	R/W	通用模式处理完成中断使能，配置为 1 有效
2	prefetch_md_close_int_en	0	R/W	预取模式命令完成中断使能，配置为 1 有效
1	rfifo_under_flow_int_en	0	R/W	读 FIFO 低于预设值中断使能，配置为 1 有效
0	wfifo_overflow_int_en	0	R/W	写 FIFO 高于预设值中断使能，配置为 1 有效

状态寄存器（STATE_REG）

偏移量：0x40

复位值：0x00000040

位域	名称	复位值	类型	描述
31:9	Reserved	0	R/W	Reserved
8	main_ctrl_busy	0	R	主控制忙状态，只读，1 为忙
7	arbt_busy	0	R	arbt 忙状态，只读，1 为忙
6	data_if_hready	1	R	数据处于 hready 错状态，只读，1 为该状态
5	hready_error_int	0	R/W	hready 错误中断状态，1 为触发中断，该位写 1 清除
4	ecc_error_int	0	R/W	ECC 错误中断状态，1 为触发中断，该位写 1 清除
3	gm_done_int	0	R/W	通用模式处理完成中断状态，1 为触发中断，该位写 1 清除
2	prefetch_md_close_int	0	R/W	预取模式命令完成中断状态，1 为触发中断，该位写 1 清除
1	rfifo_under_flow_int	0	R/W	读 FIFO 低于预设值中断状态，1 为触发中断，该位写 1 清除

0	wfifo_overflow_int	0	R/W	写 FIFO 高于预设值中断状态，1 为触发中断，该位写 1 清除
---	--------------------	---	-----	-----------------------------------

十一、IIC

功能介绍

芯片内置 IICC (Inter IC Controller, IIC 总线控制器)，支持标准传输模式速率 100Kbit/s 和快速传输模式速率 400Kbit/s。其主要特征如下：

- 支持 IIC Master 模式，master 时支持 7 位和 10 位寻址
- 支持 IIC transmitter 和 receiver 功能
- IIC 总线速率可配置，支持 Standard-100Kbps/Fast-400Kbps 速率
- 支持多 master 总线仲裁功能
- 支持 SCL 总线时钟同步和握手机制
- 支持中断和查询操作方式操作

寄存器映射

IIC 寄存器映射的基地址为 0x40011000，详细的寄存器映射见表 IIC-1。

表 IIC-1 IIC 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	IIC_SCLDIV	32	R/W	0x00FA00FA	IIC SCL 分频参数寄存器
0x04	IIC_SRHLD	32	R/W	0x00FA00FA	IIC Start 条件 hold time
0x08	IIC_DTHLD	32	R/W	0x00040004	IIC SDA Data time
0x0C	IIC_GLBCTRL	32	R/W	0x00040080	IIC 全局控制寄存器
0x10	IIC_CMD	32	R/W	0x00000000	IIC 命令寄存器
0x14	IIC_INTEN	32	R/W	0x00000000	IIC 中断使能控制寄存器
0x18	IIC_INTCLR	32	WO	0x00000000	IIC 中断清除寄存器
0x20	IIC_TXDR	32	R/W	0x00000000	IIC 发送数据寄存器
0x24	IIC_RXDR	32	RO	0x00000000	IIC 接收数据寄存器
0x28	IIC_TIMEOUT	32	R/W	0x05F5E100	IIC Timeout 寄存器
0x2C	IIC_STATUS	32	RO	0x00001004	IIC 状态寄存器

SCL分频参数寄存器 (IIC_SCLDIV)

偏移量: 0x00

复位值：0x00FA00FA

位域	名称	复位值	类型	描述
31:16	IIC_SCLHWID	0x00FA	R/W	SCL 高电平宽度，仅 master 有效，以 PCLK 为时钟进行计数。默认按 50MHz-100Kbps 设置 5us。
15:0	IIC_SCLLWID	0x00FA	R/W	SCL 低电平宽度，以 PCLK 为时钟进行计数。默认按 50MHz-100Kbps 设置 5us。 1. Master 时，用于 SCL 时钟产生； 2. 数据传输完后硬件会自动拉低 SCL 等待 TB 为高，当 TB 为高后会继续拉低 SCL 此寄存器设置的时间，然后再输出 SCL 高电平，用此确保数据在 SCL 高电平时稳定。

START/STOP HOLD TIME寄存器（IIC_SRHLD）

偏移量：0x04

复位值：0x00FA00FA

位域	名称	复位值	类型	描述
31:16	IIC_SPHLD	0x00FA	R/W	stop 条件的 hold time 时间（即 stop 条件到确认为空闲状态的这段时间），以 PCLK 时钟计数，仅 master 有效。默认按 50MHz-100kbps 处理，5us。
15:0	IIC_SRHLD	0x00FA	R/W	Start/repeat-start 条件的 hold time 时间，以 PCLK 时钟计数，仅 master 有效。默认按 50MHz-100kbps 处理，5us。

DATA Sample/HOLD TIME寄存器（IIC_DHLD）

偏移量：0x08

复位值：0x00040004

位域	名称	复位值	类型	描述
31:16	IIC_DTSAMPLE	0x0004	R/W	SCL 上升沿后间隔此配置时间后才采样 SDA 信号。因 SDA 在 SCL 高电平有效，所以设置此寄存器用来控制采样时机，最快在 SCL 上升沿处采样数据。
15:0	IIC_DHLD	0x0004	R/W	Data hold time。作为 transmitter 时，SCL 下降沿发生时，等待此时间后才发送新的 SDA 到总线。最快 SCL 下降沿时发送数据。

全局控制寄存器（IIC_GLBCTRL）

偏移量：0x0C

复位值：0x00040080

位域	名称	复位值	类型	描述
31:24	Reserved	0x00	R/W	保留
23:16	BUS_FILTWID	0x04	R/W	I2C 总线信号滤波宽度，最大支持 256 个 PCLK 周期的 SCL 和 SDA 滤波。
7	SW_RSTn	0x1	R/W	模块软复位，低有效。先写 0，后写 1 完成复位。
3	TIMEOUT_EN	0	R/W	Timeout 功能使能，高有效。
2	Reversed	0	R/W	保留
1	GLB_EN	0	R/W	模块全局使能，高有效。
0	MSTSLV	0	R/W	Master 模式选择 0: 保留 1: Master 模式，软件需等到 I2C 总线处于 IDLE 状态才能进入 master 模式。

命令寄存器 (IIC_CMD)

偏移量：0x10

复位值：0x00000000

位域	名称	复位值	类型	描述
31:5	Reserved	0x00000000	R/W	保留
4	START	0	R/W	产生 start/re-start 条件，仅在 master 模式时有效，需等到 I2C 总线 IDLE 时才能发起此命令。Start 条件产生后硬件会自动清零。 0: 不产生 start 条件； 1: 产生 start 条件。
3	STOP	0	R/W	产生 stop 条件，仅在 master 时有效，stop 条件产生后硬件会自动清零。 0: 不产生 stop 条件； 1: 产生 stop 条件。
2	ACK	0	R/W	作为 receiver 时，当前 byte 数据传输完后给 transmitter 的响应控制。软件需在读当前接收完的 1byte 数据时配置下一 byte 数据的 ACK。 0: 发送 ACK 给 transmitter； 1: 发送 NOACK 给 transmitter。
0	TB	0	R/W	命令配置有效。 0: 在 1byte 数据传输完后硬件自动清零，表示命令寄存器中的值失效，即数据传输完成等待 CPU 响应； 1: 命令寄存器的配置有效，可以进行新的数据传输。

中断使能控制寄存器 (IIC_INTEN)

偏移量: 0x14

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:7	Reserved	0x00000000	R/W	保留
6	SLVADIE	0	R/W	Slave 地址被寻中中断使能。 0: disable 此种中断; 1: 当此 slave 被寻中或有 general call 时向 CPU 产生中断。
5	ARBLSTIE	0	R/W	仲裁丢失中断使能。 0: 禁止仲裁丢失中断产生; 1: master 模式当仲裁丢失总线控制权时向 CPU 产生中断。
4	SSTOPIE	0	R/W	停止条件检测中断。 0: 禁止停止条件检测中断产生; 1: slave 模式当检测到有 stop 条件时向 CPU 产生中断。
3	BEIE	0	R/W	总线错误中断使能。 0: disable 此中断; 1: 当总线出错时向 CPU 产生中断。在 1Byte data+ACK 期间产生了 start/stop 条件视为总线错误。
2	TXDEPTIE	0	R/W	发送寄存器空中断使能。 0: disable 此中断; 1: 当完成 1byte 数据发送 (包括 ACK 位) 后向 CPU 产生中断。
1	RXDFULIE	0	R/W	接收寄存器满中断使能。 0: disable 此中断; 1: 当完成 1byte 数据接收 (包括 ACK 位) 后向 CPU 产生中断, 通知 CPU 将数据读走。
0	TIMEOUTIE	0	R/W	Timeout 中断使能。 0: 禁止此种中断; 1: 当总线在 start 和 stop 之间的高/低电平时间长度超过预设值后产生 timeout 中断给 CPU, 由 CPU 处理此模块的行为。

中断/状态清除寄存器 (IIC_INTCLR)

偏移量: 0x18

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:7	Reserved	0x00000000	W	保留
6	CLR_SLVAD	0	W	当向此位写 1 时清除 slave 被寻中/general call 状态/中断。

5	CLR_ARBLST	0	W	当向此位写 1 时清除仲裁丢失状态/中断。
4	CLR_SSTOP	0	W	当向此位写 1 时清除 slave 检测到 stop 条件状态/中断。
3	CLR_BE	0	W	当向此位写 1 时清除总线错误状态/中断。
2	CLR_TXDEPT	0	W	当向此位写 1 时清除发送数据寄存器空状态/中断。
1	CLR_RXDFUL	0	W	当向此位写 1 时清除接收数据寄存器满状态/中断。
0	CLR_TIMEOUT	0	W	当向此位写 1 时清除 timeout 状态/中断。

发送数据寄存器 (IIC_TXDR)

偏移量: 0x20

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0x00000000	R/W	保留
7:0	IIC_TXDR	0	R/W	需向 IIC 总线发送的数据。 [0]: master 时在 start 后作为 R/nW 位, 其余时候作为数据的最低位; [7:1]: master 时在 start 后作为要寻址的 slave 地址, 其余时候作为数据的[7:1]。

接收数据寄存器 (IIC_RXDR)

偏移量: 0x24

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0x00000000	R	保留
7:0	IIC_RXDR	0	R	从 IIC 总线接收到的数据

总线 TIMEOUT 寄存器 (IIC_TIMEOUT)

偏移量: 0x28

复位值: 0x05F5E100

位域	名称	复位值	类型	描述
31:0	TIMEOUT_VALUE	0x05F5E100	R/W	Timeout 时长预设值。当总线 SCL 高电平时长超过此设置则发生 timeout, 以 PCLK 作为参考时钟进行计数。

状态寄存器 (IIC_STATUS)

偏移量: 0x2C

复位值: 0x00001004

位域	名称	复位值	类型	描述
31:16	Reserved	0x0000	R	保留
15	I2CBUS_BUSY	0	R	I2C 总线 IDLE/BUSY 状态。 0: I2C bus 处于 IDLE 状态; 1: I2C bus 处于 busy 状态, 在 start 和 stop 条件之间为高。
14	ACK_STAT	0	R	ACK 周期的响应状态。 0: receiver 向 transmitter 发送了 ACK; 1: receiver 向 transmitter 发送了 NOACK。
13	REWR	0	R	读写状态, 为 slave 地址后的 R/nW 位, stop 后自动清零。 0: 此模块作为 master-transmitter 或 slave-receiver; 1: 此模块作为 master-receiver 或 slave-transmitter。
12	TBCMPLT	1	R	1byte 数据传输完成状态, 在 IIC_CMD[TB]有效后自动清零。 0: 未完成 1 个 byte 的数据传输 (发送/接收); 1: 完成 1 个 byte 的数据传输 (发送/接收);
11	TRANSMITTER	0	R	Transmitter 标志, 内部逻辑根据总线上的 R/nW 位及 master/slave 模式自动生成的 transmitter 标志, Stop 后自动清零。 1: 此模块作为 master/slave-transmitter; 0: 此模块作为 master/slave-receiver;
10	MST_SLV	0	R	当前模块工作的 master/slave 模式状态, 由于存在总线竞争, 所以模块不一定工作在 master 模式下。 1: 此模块工作在 master 模式下; 0: 此模块工作在 slave 模式下。
9:8	Reserved	0	R	保留
7	GENCALL	0	R	广播呼叫检测状态。 0: 无广播呼叫; 1: 总线有广播呼叫。
6	SLVAD	0	R	Slave 被寻中状态。 0: 此 slave 未被寻中; 1: 此 slave 被总线上其他 master 寻中。
5	ARBLST	0	R	Master 总线仲裁丢失状态。 0: 总线仲裁未丢失; 1: 总线仲裁丢失了总线控制权。

4	SSTOP	0	R	停止条件检测状态，master/slave 均能使用。 0：总线无 stop 条件发生； 1：总线有 stop 条件发生。
3	BERR	0	R	总线错误状态。 0：总线正常； 1：总线发生错误，有不符合 IIC 协议的行为发生。
2	TXDEPT	1	R	发送完 1byte 数据状态。 0：未发送完 1byte 数据； 1：发送完 1byte 数据。
1	RXDFUL	0	R	接收完 1byte 数据状态。 0：数据接收寄存器空； 1：数据接收寄存器满。
0	TIMEOUT	0	R	Timeout 状态。 0：无 timeout； 1：SCL 高电平宽度超过预设值，timeout 发生。

十二、GPIO

功能介绍

通用 I/O 接口支持超多个可编程的输入/输出管脚，每个 GPIO 端口都有相应的控制寄存器和配置寄存器，以满足不同应用的要求，共分为 4 组，每组最多可控制 8 个。其中，GPIO0 对应的是芯片的 PA 口，GPIO1 对应的是 PB 口，GPIO2 对应的是 PC 口，GPIO3 对应的是 PD 口。

- 可编程控制的 GPIO 中断
 - 中断屏蔽控制
 - 上升沿、下降沿或双边沿触发
 - 高电平或低电平触发
- 每个 GPIO 管脚都可由软件单独配置为输入或输出
- 可单独打开/关闭每个 GPIO 管脚

GPIO 是作为第三功能与其他功能复用，复用关系由寄存器 IO_REUSE_CFG 配置，该寄存器的具体说明请查看 DPMU 模块里面的对应内容。复用关系由系统控制单元的寄存器 IO_REUSE_CFG 配置。。每一组管脚功能使用时需要配置对应的 IO_REUSE_CFG 寄存器位。模拟管脚需要根据复用情况先选择该管脚是作为模拟管脚使用，还是数字管脚使用。具体复用关系如下图所示：

Pin Name	Function1	Function2	Function3	Function4	Function5	Analog Function	Specific Function
XIN	PA0	PWM5	-	-	-	XIN	-
XOUT	PA1	-	-	-	-	XOUT	-
PA2	PA2	IIS_SDI	IIC_SDA	UART1_TX	PWM0	-	-
PA3	PA3	IIS_LRCLK	IIC_SCL	UART1_RX	PWM1	-	-
PA4	PA4	IIS_SDO	-	-	PWM2	-	PG_EN
PA5	PA5	IIS_SCLK	PDM_DAT	UART2_TX	PWM3	-	-
PA6	PA6	IIS_MCLK	PDM_CLK	UART2_RX	PWM4	-	-
PA7	PA7	PWM0	UART1_TX	EXT_INT[0]	-	-	-
PB0	PB0	PWM1	UART1_RX	EXT_INT[1]	-	-	-
PB1	PB1	PWM2	UART2_TX	-	-	-	-
PB2	PB2	PWM3	UART2_RX	-	-	-	-
PB3	PB3	PWM4	IIC_SDA	-	-	-	-
PB4	PB4	PWM5	IIC_SCL	-	-	-	-
PB5	PB5	UART0_TX	IIC_SDA	PWM1	-	-	-
PB6	PB6	UART0_RX	IIC_SCL	PWM2	-	-	-
PB7	PB7	UART1_TX	IIC_SDA	PWM3	PDM_DAT	-	-
PC0	PC0	UART1_RX	IIC_SCL	PWM4	PDM_CLK	-	-
AIN5	PC1	-	UART2_TX	PWM3	PDM_DAT	AIN5	-
AIN4	PC2	-	UART2_RX	PWM2	PDM_CLK	AIN4	-
AIN3	PC3	-	IIC_SDA	PWM1	PDM_DAT	AIN3	-
AIN2	PC4	-	IIC_SCL	PWM0	PDM_CLK	AIN2	-
PC5	PC5	-	-	-	-	-	BOOT_SEL

图 GPIO-1 ASRPRO GPIO 复用关系

寄存器映射

GPIO0 / 1 / 2 / 3 寄存器映射基地址为 0x40020000、0x40021000、0x40031000、0x40028000，每组寄存器详见表 GPIO-1。

表 GPIO-1 GPIO 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x000~0x3FC	GPIODATA	8	R/W	0x00	数据寄存器
0x400	GPIODIR	8	R/W	0x00	数据方向寄存器
0x404	GPIOIS	8	R/W	0x00	中断源（电平/边沿）寄存器
0x408	GPIOIBE	8	R/W	0x00	中断源双沿触发寄存器
0x40C	GPIOIEV	8	R/W	0x00	中断事件寄存器
0x410	GPIOIE	8	R/W	0x00	中断屏蔽寄存器

0x414	GPIORIS	8	R	0x00	中断原始状态寄存器
0x418	GPIOMIS	8	R	0x00	中断屏蔽状态寄存器
0x41C	GPIOIC	8	W	0x00	中断清除寄存器

数据寄存器（GPIODATA）

偏移量：0x000 ~ 0x3FC

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIODATA	0x00	R/W	GPIO 数据寄存器。 GPIO 配置为输入时，读此寄存器 GPIO 配置为输出时，写此寄存器

注意本寄存器和地址偏移量配合使用，可以用一个寄存器对 GPIO 的 8 位数据，进行有效性区分和具体数据的操作。操作方式为：本寄存器的地址偏移量是地址位[11:0]，其中[9:2]为有效位，若地址[9:2]内某 bit 为高（设该 bit 位为第 X 位），则对应的寄存器数据为[7:0]的对应位（第 X-2 位）为有效，若地址[9:2]内某 bit 为低，则对应的寄存器数据为[7:0]的对应位为无效，读写操作都不会影响该位。

举例：如果要对某 GPIO 口写一个 0xFF 字节数据，在该 GPIO 口已配置为输出时，则本寄存器的地址偏移量应设置为 0x3FC，即将地址[9:2]内所有 bit 设为高，GPIO 的全部数据位[7:0]才有效；如果只是需要对 GPIO 的第 0 位写 1，则地址偏移量应设置为 0x004，此时对本寄存器不管写 0x01，还是 0xFF，都只会对 GPIO 的第 0 位写 1，其余位不会变化。读的时候操作也相同。

数据方向寄存器（GPIODIR）

偏移量：0x400

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIODIR	0x00	R/W	GPIO 数据方向寄存器。 0：输入 1：输出

中断源寄存器（GPIOIS）

偏移量：0x404

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIOIS	0x00	R/W	GPIO 中断源寄存器。 0: 边沿 1: 电平

中断源双沿触发寄存器（GPIOIBE）

偏移量：0x408

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIOIBE	0x00	R/W	GPIO 中断源双沿寄存器。 0: 中断触发事件由 GPIOIEV 控制 1: 为双沿触发（GPIOIS 配置为 0）

中断事件寄存器（GPIOIEV）

偏移量：0x40C

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIOIEV	0x00	R/W	GPIO 中断事件寄存器。 0: 下降沿或低电平 1: 上升沿或高电平

中断屏蔽寄存器（GPIOIE）

偏移量：0x410

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIOIE	0x00	R/W	GPIO 中断屏蔽寄存器。 0: 屏蔽中断 1: 不屏蔽中断

中断原始状态寄存器（GPIORIS）

偏移量：0x414

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIORIS	0x00	R	GPIO 中断原始状态寄存器。反映了屏蔽之前的中断状态。

中断屏蔽状态寄存器（GPIOMIS）

偏移量：0x418

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIOMIS	0x00	R	GPIO 中断屏蔽状态寄存器。反映了屏蔽之后的中断状态。

中断清除寄存器（GPIOIC）

偏移量：0x41C

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIOIC	0x00	W	GPIO 中断清除寄存器。 1：清除相应中断状态 0：不影响

使能寄存器（GPIOEN）

偏移量：0x420

复位值：0x00

位域	名称	复位值	类型	描述
7:0	GPIOEN	0x00	R/W	GPIO 使能寄存器。 0：禁止 1：使能

十三、IIS

功能介绍

芯片内置多路 IIS，外部可使用的为 IIS0，该接口可以用来对接外部 16/24/32 位立体声数字音频信号编解码电路，可用于芯片内部 CODEC 无法满足应用需求的场合。

- 接收端特征如下：
 - 支持 AHB 总线进行数据传输和 APB 总线进行寄存器配置；
 - 支持对 LRCK、SCK 和接收数据后对 DMA 请求信号的异常检测，并产生中断信号，可通过软件写 1 清除；
 - 支持连续与不连续传输；
 - 软件可配收发数据格式：IIS、左对齐和右对齐；
 - 软件可配收发数据的位宽：16bit、20bit、24bit、32bit；
 - LRCK 与 SCK 比例软件可配：1:32、1:64；
 - 声道数据合并可配（单、双声道独立配置）：接收时两个 16bit 的数据合并成 32bit，发送时两个 16bit 的数据压缩成一个 32bit 数据发送，合并使能可以通过软件配置；
 - 软件可配接收或发送时左右声道数据对调；
 - 软件可配发送 FIFO 将空触发阈值：半空和四分之一空；
 - 软件可配接收 FIFO 将满触发阈值： $\frac{1}{2}$ 满， $\frac{1}{4}$ 满，1/16 满和 1/32 满；
 - 收发通道开关使能可通过软件配置；
 - 收发数据通道支持静音功能（数据发送时左右声道可独立静音）、单声道和双声道立体声功能；
 - 发送 FIFO 深度为 32，宽度为 32，接收 FIFO 深度为 128，宽度为 32；
 - 支持 DMA 方式数据传输；
 - 支持 FIFO 溢出中断；
 - 接收和发送通道完全独立，分别使用一套 IIS SCK 和 LRCK 时钟。

IIS 传输有专用的 DMA 通道，此处不进行详细描述，芯片配套中已有完整的功能示例和驱动代码，用户可直接调用。

寄存器映射

IIS0 寄存器映射的基地址为 0x40025000，详细的寄存器映射见表 IIS-1。

表 IIS-1 IIS0 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	IISINT	32	R/W	0x00000000	IIS 中断查询寄存器
0x10	IISTXOCTRL	32	R/W	0x00000000	IIS0 发送控制寄存器
0x20	IISRXOCTRL	32	R/W	0x00000000	IIS0 接收控制寄存器
0x30	IISLOADCTRL	32	R/W	0x00000000	IIS 装载使能控制寄存器
0x34	IISCHKEN_DMA_RX0	32	R/W	0x00000000	IIS0 接收 DMA 请求检测寄存器
0x40	IISCHKEN_RX0	32	R/W	0x00000000	IIS0 接收时钟检测寄存器
0x50	IISCHKEN_TX0	32	R/W	0x00000000	IIS0 发送时钟检测寄存器

IIS中断查询寄存器（IISINT）

偏移量：0x00

复位值：0x00000000

位域	名称	复位值	类型	描述
31:27	Reserved	0x0000	R/W	保留
26	tt0_err_int	0	R/W	发送通道 0 数据使能信号产生太快中断标志位，写 1 清除
25:24	Reserved	0	R/W	保留
23	tt0_err_int	0	R/W	接收通道 0 数据使能信号产生太快中断标志位，写 1 清除
22:9	Reserved	0	R/W	保留
8	rx0_fifo_down_int	0	R/W	rx0_fifo 下溢出中断标志位，写 1 清除
7	rx0_fifo_over_int	0	R/W	rx0_fifo 上溢出中断标志位，写 1 清除
6	tx0_fifo_down_int	0	R/W	tx0_fifo 下溢出中断标志位，写 1 清除
5	tx0_fifo_over_int	0	R/W	tx0_fifo 上溢出中断标志位，写 1 清除
4	lrck_tx0_int	0	R/W	发送通道 0 LRCK 时钟 CHK 中断标志位，写 1 清除
3	sck_tx0_int	0	R/W	发送通道 0 LRCK 时钟 CHK 中断标志位，写 1 清除
2	dma_rx0_int	0	R/W	dma_rx0_req 检测的中断标志位，写 1 清除
1	lrck_rx0_int	0	R/W	接收通道 0 LRCK 时钟 CHK 中断标志位，写 1 清除
0	sck_rx0_int	0	R/W	接收通道 0 SCK 时钟 CHK 中断标志位，写 1 清除

IIS0 发送控制寄存器（IISTXOCTRL）

偏移量：0x10

复位值：0x00000000

位域	名称	复位值	类型	描述
31:17	Reserved	0	R/W	保留
16	tx_swap	0	R/W	发送时左右声道数据对调（单声道下左声道发送变为右声道），设置为1有效
15	tx_merge_mono	0	R/W	单声道 merge 在一起（只有 tx_mono 为 1 时才能配置，且必须为 16bit），设置为 1 有效
14	tx_merge	0	R/W	双声道 merge 在一起（只有 tx_mono 为 0 时才能配置，且必须为 16bit），设置为 1 有效
13	tx_mono	0	R/W	单双声道选择： 1: 单声道 0: 双声道
12:11	tx_df	0	R/W	数据传输格式： 0: IIS 1: 左对齐 2: 右对齐
10	tx_sck_lrck	0	R/W	IIS 总线上 SCK 与 LRCK 的比例关系（master 和 slave 都有效）： 1: SCK = 64*LRCK 0: SCK = 32*LRCK (只有 16bit 才能配)
9	txch_copy	0	R/W	发送通道复制功能，单通道数据复制到双通道送出（只有 tx_mono 为 1 时才能配置），设置为 1 有效
8	txch_r_mute	0	R/W	发送右声道数据静音，设置为 1 有效
7	txch_l_mute	0	R/W	发送左声道数据静音，设置为 1 有效
6:4	txch_dw	0	R/W	发送数据宽度： 0: 16bit 1: 24bit 2: 32bit 3: 20bit
3	txfifo_trig	0	R/W	发送 FIFO 触发等级配置： 0: 半空 1: ¼空
2:1	Reserved	0	R/W	保留
0	tx_en	0	R/W	发送通道使能，设置为 1 有效

IIS0 接收控制寄存器（IISRXOCTRL）

偏移量：0x20

复位值：0x00000000

位域	名称	复位值	类型	描述
----	----	-----	----	----

31	Reserved	0	R/W	保留
30	rx_ch_merge	0	R/W	是否参与 merge (不能只配置一路 ch_merge 有效), 设置为 1 有效
29:28	rx_df	0	R/W	数据传输格式: 0: IIS 1: 左对齐 2: 右对齐
27	rx_sck_lrck	0	R/W	IIS 总线上 SCK 与 LRCK 的比例关系 (master 和 slave 都有效): 1: SCK = 64*LRCK 0: SCK = 32*LRCK (只有 16bit 才能配)
26	rx_mute	0	R/W	接收通道静音使能: 1: 静音, 接收为 0 0: 正常模式
25	rx_merge_mono	0	R/W	单声道的两个 16bit 的数据合并在一起 (rx_mono 必须为 1 才能配置, 且必须为 16bit), 设置为 1 有效
24	rx_merge	0	R/W	双通道的两个 16bit 的数据合并在一起 (rx_mono 必须为 0 才能配置, 且必须为 16bit), 设置为 1 有效
23:18	Reserved	0	R/W	保留
17	rx_swap	0	R/W	数据对调使能, 设置为 1 有效
16	rx_mono	0	R/W	接收声道设置: 0: 立体声 1: 单声道
15:9	Reserved	0	R/W	保留
8:6	rxch_dw	0	R/W	接收数据宽度: 0: 16bit 1: 24bit 2: 32bit 3: 20bit
5:4	rxfifo_trig	0	R/W	接收 FIFO 触发等级配置: 0: 1/4 满 1: 1/8 满 2: 1/16 满 3: 1/32 满
3:1	Reserved	0	R/W	保留
0	rx_en	0	R/W	接收通道使能, 设置为 1 有效

IIS 装载使能控制寄存器 (IISLOADCTRL)

偏移量: 0x30

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:11	Reserved	0	R/W	保留
10	tx_load_en	0	R/W	数据发送通道配置信息装载使能信号，，设置为 1 有效（先读取该寄存器全部为 0 才能配置）；即使配置发送通道开启或者关闭，该位没有配置也不会生效
9:1	Reserved	0	R/W	保留
0	rx_load_en	0	R/W	数据接收通道配置信息装载使能信号，，设置为 1 有效（先读取该寄存器全部为 0 才能配置）；即使配置接收通道开启或者关闭，该位没有配置也不会生效

IIS0 接收 DMA 请求检测寄存器（IISCHKEN_DMA_RX0）

偏移量：0x34

复位值：0x00000000

位域	名称	复位值	类型	描述
31:17	Reserved	0	R/W	保留
16	chk_dma_en	0	R/W	RX1_DMA_REQ 请求检测使能，设置为 1 有效
15:0	chk_dma_num	0	R/W	DMA 计数值的阈值

IIS0 接收时钟检测寄存器（IISCHKEN_RX0）

偏移量：0x40

复位值：0x00000000

位域	名称	复位值	类型	描述
31:21	Reserved	0	R/W	保留
20:1	chk_rx_num	0	R/W	IIS 的接收时钟（LRCK 与 SCK 共用）检测计数值的阈值
0	chk_rx_en	0	R/W	IIS 的接收时钟（LRCK 与 SCK 共用）检测使能，设置为 1 有效

IIS0 发送时钟检测寄存器（IISCHKEN_TX0）

偏移量：0x50

复位值：0x00000000

位域	名称	复位值	类型	描述
31:21	Reserved	0	R/W	保留
20:1	chk_tx_num	0	R/W	IIS 的发送时钟 (LRCK 与 SCK 共用) 检测计数值的阈值
0	chk_tx_en	0	R/W	IIS 的发送时钟 (LRCK 与 SCK 共用) 检测使能, 设置为 1 有效

十四、UART

功能介绍

系芯片有三路 UART：UART0 - UART2。UART 模块的主要特征如下：

- 独立的发送 FIFO 和接收 FIFO
- 波特率可编程，支持 DMA 接口
- 支持标准的 UART 协议
- 开始 bit 错误检测
- 支持奇偶校验
- 数据帧可以配置为 5, 6, 7, 8bits
- stop 位可配置为 1bit, 1.5bit, 2bit
- 支持 Timeout 中断机制，且 Timeout 大小可配置
- FIFO 大小为 64 * 8 bit，支持 FIFO 上溢出下溢出错误检测
- 支持 FIFO 空满中断和传输错误中断
- 最高可达 3M 波特率

寄存器映射

UART0 / 1 / 2 寄存器映射的基地址分别为 0x40022000, 0x40023000, 0x40024000，详细的寄存器映射见表 U-1。

表 U-1 UART 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	UART_RdD_R	32	RO	0x00000000	读数据寄存器
0x04	UART_WrD_R	32	WO	0x00000000	写数据寄存器
0x08	UART_Rx_Er_R	32	R/W	0x00000000	接收错误标志寄存器
0x0C	UART_Flag_R	32	RO	0x0000034F	标志寄存器
0x10	UART_I_BRD	32	R/W	0x00000000	波特率分频计数器整数部分寄存器
0x14	UART_F_BRD	32	R/W	0x00000000	波特率分频计数器小数部分寄存器
0x18	UART_LCR	32	RO	0x00000000	线性控制寄存器
0x1C	UART_CR	32	RO	0x00000300	控制寄存器
0x20	UART_FLS	32	R/W	0x00000012	FIFO 触发深度配置寄存器
0x24	UART_Mask_Int	32	R/W	0x00000FFF	中断屏蔽寄存器

0x28	UART_RIS	32	RO	0x00000020	原始的中断状态寄存器
0x2C	UART_MIS	32	RO	0x00000000	屏蔽后的中断状态寄存器
0x30	UART_ICR	32	WO	0x00000000	中断清零寄存器
0x34	UART_DMA_CR	32	R/W	0x00000000	DMA 控制寄存器
0x38	UART_TIMEOUT_R	32	R/W	0x00000020	接收时延寄存器
0x50	UART_DMA_BYTE_EN	32	R/W	0x00000000	DMA 模式支持 byte 传输

读数据寄存器 (UART_RdD_R)

偏移量: 0x00

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:8	Reserved	0x000000	R	保留
7:0	DATA	0x00	R	读数据

写数据寄存器 (UART_WrD_R)

偏移量: 0x04

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:0	WDATA	0x00000000	W	32 位写数据

接收错误标志寄存器 (UART_Rx_Er_R)

偏移量: 0x08

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:4	Reserved	0x00000000	R/W	保留
3	OE	0	R/W	Overrun 错误标志
2	BE	0	R/W	Break 错误标志
1	PE	0	R/W	奇偶校验错误标志
0	FE	0	R/W	传输 Frame 错误标志

标志寄存器 (UART_Flag_R)

偏移量: 0x0C

复位值: 0x0000034F

位域	名称	复位值	类型	描述
31:11	Reserved	0x00000	R	保留
10	Error Data Flag (EDF)	0	R	为 1 时表示当前 FIFO 中错误数据还没有被读出, CPU 应继续出 RXFIFO 中的数据
9	End of current trans (EOC)	1	R	完成当前传输的标志信号
8	Transmit FIFO Empty (TXFE)	1	R	发送 FIFO 空标志位
7	Transmit FIFO Full (TXFF)	0	R	发送 FIFO 满标志位
6	Receive FIFO Empty (RXFE)	1	R	接收 FIFO 空标志位
5	Receive FIFO Full (RXFF)	0	R	接收 FIFO 满标志位
4	UART Busy (BUSY)	0	R	UART 忙标志, 当 TXFIFO 不空时该信号为 1
3:1	Reversed	-	R	保留
0	Clear To Send (CTS)	1	R	当外部 modem 的 CTS 信号有效时, 该 bit 位为 1

波特率分频计数器整数部分寄存器 (UART_I_BRD)

偏移量: 0x10

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:0	Baud Rate Integer	0x00000000	R/W	波特率分频寄存器整数部分

波特率分频计数器小数部分寄存器 (UART_F_BRD)

偏移量: 0x14

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:6	Reserved	0x00000000	R/W	保留

5:0	Baud Rate Integer	0x00	R/W	波特率分频寄存器小数部分
-----	-------------------	------	-----	--------------

线性控制寄存器 (UART_LCR)

偏移量: 0x18

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:6	Reserved	0x000000	R/W	保留
8	Byte_select (BS)	0	R/W	向给 bit 写 1, 表示 APB 和 AHB 以 byte 方式向 TXFIFO 发送数据。为 0 时表示以 word 的方式向 TXFIFO 发送数据。
7	Stick Parity Select (SPS)	0	R/W	固定奇偶校验位
6:5	Word length [1:0] (WLEN)	0x0	R/W	每帧中有效数据的个数 00=5bit 01=6bit 10=7bit 11=8bit
4	FIFOs Clear (FIFO_CLR)	0	R/W	向该 bit 写 1, FIFO 将清零。
3:2	Two Stop Bits Select (STP)	0x0	R/W	停止位的个数 00=1bit 01=1.5bit 10=2bit 11=reserved
1	Even Parity Select (EPS)	0	R/W	偶校验选择, 为 1 时为偶校验, 为 0 时为奇校验
0	Parity Enable (PEN)	0	R/W	奇偶检验 enable 信号

控制寄存器 (UART_CR)

偏移量: 0x1C

复位值: 0x00000300

位域	名称	复位值	类型	描述
31:16	Reserved	0x0000	R/W	保留
15	CTS Hardware Flow Control Enable (CTSEn)	0	R/W	该 bit 位写 1, 由硬件判断 CTS 信号: 采样到 CTS 有效则继续向外发送数据。
14	RTS Hardware Flow Control	0	R/W	该 bit 位写 1, 由硬件产生 RTS 信号, 当 RXFIFO

	Enable (RTSEn)			没有达到域值时 RTS 信号就一直有效，请求外部继续发送数据。
13	Out2	0	R/W	当该 bit 写 1 时，在输出端口 nUARTOUT2 上输出 0。在用作 modem 时，该端口可作为响铃信号 RI
12	Out1	0	R/W	当该 bit 写 1 时，在输出端口 nUARTOUT1 上输出 0。在用作 modem 时，该端口可作为数据载波检测信号 DCD
11	Request to Send (RTS)	0	R/W	该位是 UART 请求发送 (nUARTRTS) 调制解调器状态输出的补充。当该位编程为 1 时，输出为 0
10	Data Transmit Ready (DTR)	0	R/W	该位是 UART 数据传输就绪 (nUARTDTR) 调制解调器状态输出的补充。当该位编程为 1 时，输出为 0
9	Receive Enable (RXE)	1	R/W	当该 bit 位写 1，表示允许接收，如果在一帧传输的中间 disable，要先完成当前的传输然后再停止接收
8	Transmit Enable (TXE)	1	R/W	当该 bit 位写 1，表示允许发送，如果在一帧传输的中间 disable，要先完成当前的传输然后再停止发送
7:2	Reversed	0	R/W	保留
1	Don't care error data (NCED)	0	R/W	该 bit 位写 1 时，不管 RXFIFO 是否有错误数据(奇偶校验错误、帧错误、break 错误和 overrun 错误)，只要 RXFIFO 达到域值就发送 DMA 请求或 CPU 接收中断。
0	UART Enable (UARTEN)	0	R/W	UART enable 信号。当该 bit 写 1 时，表示 enabled。如果在一次传输的中间 disable UART，要等当前传输完成后，UART 才停止工作。

FIFO触发深度配置寄存器 (UART_FLS)

偏移量：0x20

复位值：0x00000012

位域	名称	复位值	类型	描述
31:6	Reserved	0x000000	R/W	保留
5:3	Receive Interrupt FIFO Level Select (RXIFLSEL)	0x2	R/W	接收 FIFO 触发深度选择 000 = Receive FIFO becomes $\geq \frac{1}{8}$ full 001 = Receive FIFO becomes $\geq \frac{1}{4}$ full 010 = Receive FIFO becomes $\geq \frac{1}{2}$ full 011 = Receive FIFO becomes $\geq \frac{3}{4}$ full 100 = Receive FIFO becomes $\geq \frac{7}{8}$ full 101 = Receive FIFO 中只要有 ≥ 1 个 byte 数据就触发 110 = Receive FIFO 中只要有 ≥ 2 个 byte

				数据就触发 111 = reserved.
2:0	Transmit Interrupt FIFO Level Select (TXIFLSEL)	0x2	R/W	发送 FIFO 触发深度选择 000 = Transmit FIFO becomes < 1/8 full (有大于 1/8 的空间为空) 001 = Transmit FIFO becomes < 1/4 full (有大于 1/4 的空间为空) 010 = Transmit FIFO becomes < 1/2 full (有大于 1/2 的空间为空) 011 = Transmit FIFO becomes < 3/4 full (有大于 3/4 的空间为空) 100 = Transmit FIFO becomes < 7/8 full (有大于 7/8 的空间为空) 101:111 = reserved.

中断屏蔽寄存器 (UART_Mask_Int)

偏移量: 0x24

复位值: 0x0000FFF

位域	名称	复位值	类型	描述
31:12	Reserved	0x00000	R/W	保留
11	Error data interrupt Mask (EDIM)	1	R/W	该 bit 写 1 表示屏蔽 Error Data Interrupt
10	Overrun Error Interrupt Mask (OEIM)	1	R/W	该 bit 写 1 表示屏蔽 Overrun Error Interrupt
9	Break Error Interrupt Mask (BEIM)	1	R/W	该 bit 写 1 表示屏蔽 Break Error Interrupt
8	Parity Error Interrupt Mask (PEIM)	1	R/W	该 bit 写 1 表示屏蔽 Parity Error Interrupt
7	Framing Error Interrupt Mask (FEIM)	1	R/W	该 bit 写 1 表示屏蔽 Framing Error Interrupt
6	Receive Timeout Interrupt Mask (RTIM)	1	R/W	该 bit 写 1 表示屏蔽 Receive Timeout Interrupt
5	Transmit Interrupt Mask (TXIM)	1	R/W	该 bit 写 1 表示屏蔽 Transmit Interrupt
4	Receive Interrupt Mask (RXIM)	1	R/W	该 bit 写 1 表示屏蔽 Receive Interrupt
3:2	Reversed	0x3	R/W	保留
1	nUARTCTS Modem Interrupt Mask (CTSMIM)	1	R/W	该 bit 写 1 表示屏蔽 nUARTCTS Modem Interrupt
0	nUARTRI Modem Interrupt Mask (RIMIM)	1	R/W	该 bit 写 1 表示屏蔽 nUARTRI Modem Interrupt

原始的中断状态寄存器 (UART_RIS)

偏移量: 0x28

复位值: 0x00000020

位域	名称	复位值	类型	描述
31:12	Reserved	0x00000	R/W	保留
11	Error data interrupt Status (EDRIS)	0	R/W	原始的 Error Data Interrupt 状态
10	Overrun Error Interrupt Status (OERIS)	0	R/W	原始的 Overrun Error Interrupt 状态
9	Break Error Interrupt Status (BERIS)	0	R/W	原始的 Break Error Interrupt 状态
8	Parity Error Interrupt Status (PERIS)	0	R/W	原始的 Parity Error Interrupt 状态
7	Framing Error Interrupt Status (FERIS)	0	R/W	原始的 Framing Error Interrupt 状态
6	Receive Timeout Interrupt Status (RTRIS)	0	R/W	原始的 Receive Timeout Interrupt 状态
5	Transmit Interrupt Status (TXRIS)	1	R/W	原始的 Transmit Interrupt 状态
4	Receive Interrupt Status (RXRIS)	0	R/W	原始的 Receive Interrupt 状态
3	nUARTDSR Modem Interrupt Status (DSRRMIS)	0	R/W	原始的 nUARTDSR Modem Interrupt 状态
2	nUARTDCD Modem Interrupt Status (DCDRMIS)	0	R/W	原始的 nUARTDCD Modem Interrupt 状态
1	nUARTCTS Modem Interrupt Status (CTSRMIS)	0	R/W	原始的 nUARTCTS Modem Interrupt 状态
0	nUARTRI Modem Interrupt Status (RIRMIS)	0	R/W	原始的 nUARTRI Modem Interrupt 状态

屏蔽后的中断状态寄存器 (UART_MIS)

偏移量: 0x2C

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:12	Reserved	0x00000	R	保留
11	Error data Masked interrupt Status (EDMIS)	0	R	屏蔽后的 Error Data Interrupt 状态

10	Overrun Error Masked Interrupt Status (OEMIS)	0	R	屏蔽后的 Overrun Error Interrupt 状态
9	Break Error Masked Interrupt Status (BEMIS)	0	R	屏蔽后的 Break Error Interrupt 状态
8	Parity Error Masked Interrupt Status (PEMIS)	0	R	屏蔽后的 Parity Error Interrupt 状态
7	Framing Error Masked Interrupt Status (FEMIS)	0	R	屏蔽后的 Framing Error Interrupt 状态
6	Receive Timeout Masked Interrupt Status (RTMIS)	0	R	屏蔽后的 Receive Timeout Interrupt 状态
5	Transmit Masked Interrupt Status (TXMIS)	0	R	屏蔽后的 Transmit Interrupt 状态
4	Receive Masked Interrupt Status (RXMIS)	0	R	屏蔽后的 Receive Interrupt 状态
3	nUARTDSR Modem Masked Interrupt Status (DSRMMIS)	0	R	屏蔽后的 nUARTDSR Modem Interrupt 状态
2	nUARTDCD Modem Masked Interrupt Status (DCDMMIS)	0	R	屏蔽后的 nUARTDCD Modem Interrupt 状态
1	nUARTCTS Modem Masked Interrupt Status (CTSMMIS)	0	R	屏蔽后的 nUARTCTS Modem Interrupt 状态
0	nUARTRI Modem Masked Interrupt Status (RIMMIS)	0	R	屏蔽后的 nUARTRI Modem Interrupt 状态

中断清零寄存器 (UART_ICR)

偏移量: 0x30

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:12	Reserved	0x00000	W	保留
11	Error data interrupt Clear (EDIC)	0	W	向该 bit 写 1 清除 Error Data Interrupt
10	Overrun Error Interrupt Clear (OEIC)	0	W	向该 bit 写 1 清除 Overrun Error Interrupt
9	Break Error Interrupt Clear (BEIC)	0	W	向该 bit 写 1 清除 Break Error Interrupt
8	Parity Error Interrupt Clear (PEIC)	0	W	向该 bit 写 1 清除 Parity Error Interrupt
7	Framing Error Interrupt Clear (FEIC)	0	W	向该 bit 写 1 清除 Framing Error Interrupt
6	Receive Timeout Interrupt Clear (RTIC)	0	W	向该 bit 写 1 清除 Receive Timeout Interrupt
5	Transmit Interrupt Clear (TXIC)	0	W	向该 bit 写 1 清除 Transmit Interrupt
4	Receive Interrupt Clear (RXIC)	0	W	向该 bit 写 1 清除 Receive Interrupt
3	nUARTDSR Modem Interrupt Clear (DSRMIC)	0	W	向该 bit 写 1 清除 nUARTDSR Modem Interrupt
2	nUARTDCD Modem Interrupt Clear (DCDMIC)	0	W	向该 bit 写 1 清除 nUARTDCD Modem Interrupt
1	nUARTCTS Modem Interrupt Clear (CTSMIC)	0	W	向该 bit 写 1 清除 nUARTCTS Modem Interrupt
0	nUARTRI Modem Interrupt Clear (RIMIC)	0	W	向该 bit 写 1 清除 nUARTRI Modem Interrupt

DMA 控制寄存器 (UART_DMA_CR)

偏移量: 0x34

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:12	Reserved	0x00000000	R/W	保留
1	Transmit DMA Enable (TXDMAE)	0	R/W	如果此位设置为 1, 则启用传输 FIFO 的 DMA 请求
0	Receive DMA Enable (RXDMAE)	0	R/W	如果此位设置为 1, 则启用接收 FIFO 的 DMA 请求

接收时延寄存器 (UART_timeout_R)

偏移量: 0x38

复位值: 0x00000020

位域	名称	复位值	类型	描述
31:10	Reserved	0x000000	R/W	保留
9:0	Timeout size (TS)	0x020	R/W	Timeout 延时的大小寄存器, 默认为 32 个波特 bit 的大小, 最大支持 1023 个波特 bit 的大小

DMA 传输模式控制寄存器 (UART_DMA_BYTE_EN)

偏移量: 0x50

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:1	Reserved	0x00000000	R/W	保留
0	EN	0x00	R/W	使用 DMA 模式传输时, 使能支持最小传输单位为 BYTE, 否则最小单位为 WORD

十五、ADC

功能介绍

芯片集成了一个 12 位的 ADC，其主要特点如下：

- ADC 分辨率为 12-bit；
- 采样率可达 1MSPS（一次转换需 15cycles，所以若要达到 1MSPS 的采样速率，必须保证时钟频率为 15MHz）；
- 6 通道单端输入，注意芯片上只引出了通道 2-通道 5，通道 0 和通道 1 为芯片内部使用，用户无需配置；
- 1MSPS 时，工作电流 450 μ A；关闭时电流小于 1 μ A；
- 具有单次采样和连续采样模式，采样模式时序如下图所示。

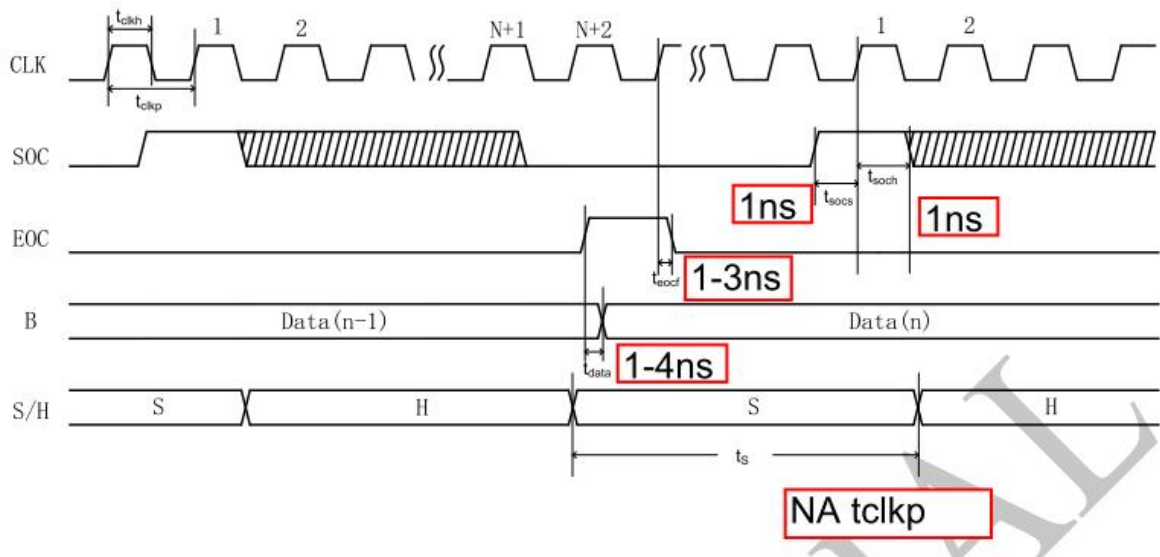


图 A-1 ADC 单次采样模式时序图

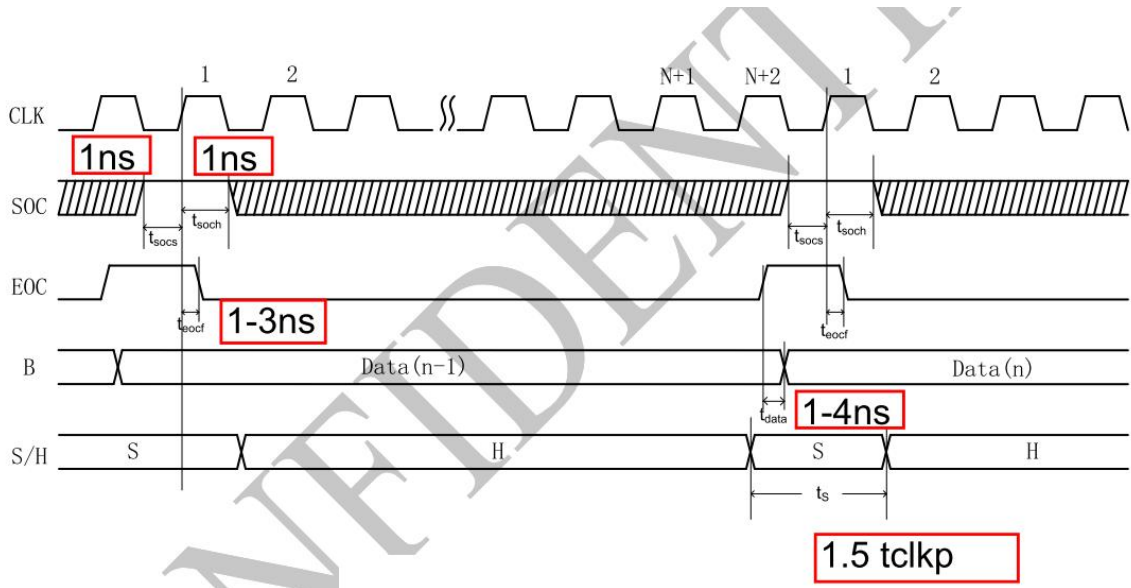


图 A-2 ADC 连续采样模式时序图

寄存器映射

ADC 寄存器映射的基地址为 0x40002000，具体的寄存器映射见表 A-1。

表 A-1 ADC 寄存器映射

偏移量	名称	位宽	类型	复位值	描述
0x00	ADCCTRL	32	R/W	0x00000000	ADC 控制寄存器
0x04	ADCINTMASK	16	R/W	0x0000	ADC 中断屏蔽寄存器
0x08	ADCINTFLG	16	RO	0x0000	ADC 中断标志寄存器
0x0C	ADCINTCLR	16	WO	0x0000	ADC 中断清除寄存器
0x10	ADCSOFTSOC	16	R/W	0x0000	ADC 软件触发寄存器
0x14	ADCSOCCTRL	32	R/W	0x00000000	ADC 转换控制寄存器
0x18-0x24	ADCRESULT2-ADCRESULT5	16	R/W	0x0000	ADC 转换结果寄存器
0x38	CHOPERIOD	16	RO	0x0000	通道 0 采样周期
0x3C	CH1PERIOD	16	R/W	0x0000	通道 1 采样周期
0x40	CH2PERIOD	16	R/W	0x0000	通道 2 采样周期
0x44	CH3PERIOD	16	R/W	0x0000	通道 3 采样周期
0x48	CHOMINVALUE	16	R/W	0x0000	通道 0 下限阈值

0x4C	CH0MAXVALUE	16	R/W	0x0FFF	通道 0 上限阈值
0x50	CH1MINVALUE	16	R/W	0x0001	通道 1 下限阈值
0x54	CH1MAXVALUE	16	R/W	0x0FFF	通道 1 上限阈值
0x58	CH2MINVALUE	16	R/W	0x0001	通道 2 下限阈值
0x5C	CH2MAXVALUE	16	R/W	0x0FFF	通道 2 上限阈值
0x60	CH3MINVALUE	16	R/W	0x0001	通道 3 下限阈值
0x64	CH3MAXVALUE	16	R/W	0x0FFF	通道 3 上限阈值
0x68	ADCSTAT	16	R	0x0000	ADC 状态寄存器
0x6C	ADCCTRLa	32	R/W	0x00000000	ADC 控制寄存器 a
0x70	ADCRSTN	32	R/W	0x00000000	ADC 复位配置寄存器
0x74	ADCOFFSET	32	R/W	0x00000000	ADC 偏移校准寄存器
0x78	ADCLOADEN	32	R/W	0x00000000	ADC 装载寄存器
0x7C	ADCPWRDY	32	R/W	0x00000000	ADC 复位状态寄存器
0x80	CH4PERIOD	16	R/W	0x0000	通道 4 采样周期
0x84	CH5PERIOD	16	R/W	0x0000	通道 5 采样周期
0x88	CH4MINVALUE	16	R/W	0x0000	通道 4 下限阈值
0x8C	CH4MAXVALUE	16	R/W	0x0FFF	通道 4 上限阈值
0x90	CH5MINVALUE	16	R/W	0x0000	通道 5 下限阈值
0x94	CH5MAXVALUE	16	R/W	0x0FFF	通道 5 上限阈值

ADC控制寄存器（ADCCTRL）

偏移量：0x00

复位值：0x00000000

位域	名称	复位值	类型	描述
31:24	Reserved	0x00	R/W	保留
23	CH3MAXEN	0	R/W	CH3 采样结果阈值上限中断使能 0: 关闭 1: 开启
22	CH2MAXEN	0	R/W	CH2 采样结果阈值上限中断使能 0: 关闭 1: 开启
21	CH1MAXEN	0	R/W	CH1 采样结果阈值上限中断使能 0: 关闭 1: 开启

20	CHOMAXEN	0	R/W	CH0 采样结果阈值上限中断使能 0: 关闭 1: 开启
19	CH3MINEN	0	R/W	CH3 采样结果阈值下限中断使能 0: 关闭 1: 开启
18	CH2MINEN	0	R/W	CH2 采样结果阈值下限中断使能 0: 关闭 1: 开启
17	CH1MINEN	0	R/W	CH1 采样结果阈值下限中断使能 0: 关闭 1: 开启
16	CHOMINEN	0	R/W	CH0 采样结果阈值下限中断使能 0: 关闭 1: 开启
15:13	Reserved	0x0	R/W	保留
12	INTSEL	0	R/W	中断产生条件选择 0: 每次采样结束都产生中断请求 1: 采样值异常（超过阈值）时产生中断请求 必须在监测模式下，即 ADCCTRL[8]配置为 1 时，此位才能被配置为 1
11:9	Reserved	0x0	R/W	保留
8	PERIODEN	0	R/W	周期监测使能（只能工作于单次采样模式下） 0: 关闭 1: 开启
7	CH3EN	0	R/W	通道 3 周期监测使能 0: 关闭 1: 开启
6	CH2EN	0	R/W	通道 2 周期监测使能 0: 关闭 1: 开启
5	CH1EN	0	R/W	通道 1 周期监测使能 0: 关闭 1: 开启
4	CHOEN	0	R/W	通道 0 周期监测使能 0: 关闭 1: 开启
2	Reserved	0	R/W	保留
1	CONTEN	0	R/W	连续转换使能 0: 单次转换模式 1: 如果 SOCSOFT 位保持为高，则 ADC 连续转换
0	ADCEN	0	R/W	ADC 电路使能 0: 关闭 ADC 1: 正常工作（置 1 后需等待 3 个 AD cycle）

ADC 中断屏蔽寄存器 (ADCINTMSK)

偏移量: 0x04

复位值: 0x0000

位域	名称	复位值	类型	描述
15:1	Reserved	0x0000	R/W	保留
0	EOC_INT_EN	0	R/W	ADC 中断屏蔽位 0: 不屏蔽 1: 屏蔽

ADC 中断标志寄存器 (ADCINTFLG)

偏移量: 0x08

复位值: 0x0000

位域	名称	复位值	类型	描述
15:4	Reserved	0x000	RO	保留
3	ADCFLG3	0	RO	ADC 通道 3 转换完成中断标志位, 高有效
2	ADCFLG2	0	RO	ADC 通道 2 转换完成中断标志位, 高有效
1	ADCFLG1	0	RO	ADC 通道 1 转换完成中断标志位, 高有效
0	ADCFLG0	0	RO	ADC 通道 0 转换完成中断标志位, 高有效

ADC 中断清除寄存器 (ADCINTCLR)

偏移量: 0x0C

复位值: 0x0000

位域	名称	复位值	类型	描述
15:9	Reserved	0x00	WO	保留
8	ADCINT_CLR	0	WO	清除所有通道中断标志, 高有效
7:4	Reserved	0x0	WO	保留
3	ADCCLR3	0	WO	ADC 通道 3 转换完成中断标志清除, 高有效
2	ADCCLR2	0	WO	ADC 通道 2 转换完成中断标志清除, 高有效
1	ADCCLR1	0	WO	ADC 通道 1 转换完成中断标志清除, 高有效
0	ADCCLR0	0	WO	ADC 通道 0 转换完成中断标志清除, 高有效

ADC 软件触发寄存器 (SOCISOFTCTRL)

偏移量: 0x10

复位值: 0x0000

位域	名称	复位值	类型	描述
15:1	Reserved	0x0000	R/W	保留
0	SOCISOFT	0	R/W	ADC 开始转换 0: 无动作 1: ADC 开始转换

ADC 转换控制寄存器 (ADCSOCCTRL)

偏移量: 0x14

复位值: 0x00000000

位域	名称	复位值	类型	描述
31:15	Reserved	0x000000	R/W	保留
14:12	SHTIME	0x0	R/W	采样保持时间选择: 0: SOC 长度为 1 个 AD_CLK cycle 1: SOC 长度为 2 个 AD_CLK cycle 2: SOC 长度为 3 个 AD_CLK cycle 3: SOC 长度为 4 个 AD_CLK cycle 4: SOC 长度为 5 个 AD_CLK cycle other: invalid value
11:8	Reserved	0x0	R/W	保留
7:5	CHSEL	0x0	R/W	转换通道选择 0: ADC_IN0 1: ADC_IN1 2: ADC_IN2 3: ADC_IN3
4:0	Reserved	0x00	R/W	保留

ADC 转换结果寄存器 (ADCRESULTx)

偏移量: 0x18-0x24

复位值: 0x0000

位域	名称	复位值	类型	描述
15:12	Reserved	0x0	R/W	保留

11:0	ADCOUT	0x000	R/W	ADC 转换结果
------	--------	-------	-----	----------

注：x=2, 3, 4, 5，ADCRESLTx 分别对应通道 x 的转换结果。

通道 0 采样周期寄存器（CHOPERIOD）

偏移量：0x38

复位值：0x0000

位域	名称	复位值	类型	描述
15:0	CHOPERIOD	0x0000	R/W	通道 0 采样周期：(CHOPERIOD+1) * 512

通道 1 采样周期寄存器（CH1PERIOD）

偏移量：0x3C

复位值：0x0000

位域	名称	复位值	类型	描述
15:0	CH1PERIOD	0x0000	R/W	通道 1 采样周期：(CH1PERIOD+1) * 512

通道 2 采样周期寄存器（CH2PERIOD）

偏移量：0x40

复位值：0x0000

位域	名称	复位值	类型	描述
15:0	CH2PERIOD	0x0000	R/W	通道 2 采样周期：(CH2PERIOD+1) * 512

通道 3 采样周期寄存器（CH3PERIOD）

偏移量：0x44

复位值：0x0000

位域	名称	复位值	类型	描述
15:0	CH3PERIOD	0x0000	R/W	通道 3 采样周期：(CH3PERIOD+1) * 512

通道 0 下限阈值寄存器（CHOMINVALUE）

偏移量：0x48

复位值：0x0000

位域	名称	复位值	类型	描述
15:0	MINVALUE	0x0000	R/W	通道 0 下限阈值

通道 0 上限阈值寄存器 (CHOMAXVALUE)

偏移量：0x4C

复位值：0x0FFF

位域	名称	复位值	类型	描述
15:0	MAXVALUE	0x0FFF	R/W	通道 0 上限阈值

通道 1 下限阈值寄存器 (CH1MINVALUE)

偏移量：0x50

复位值：0x0001

位域	名称	复位值	类型	描述
15:0	MINVALUE	0x0001	R/W	通道 1 下限阈值

通道 1 上限阈值寄存器 (CH1MAXVALUE)

偏移量：0x54

复位值：0x0FFF

位域	名称	复位值	类型	描述
15:0	MAXVALUE	0x0FFF	R/W	通道 1 上限阈值

通道 2 下限阈值寄存器 (CH2MINVALUE)

偏移量：0x58

复位值：0x0001

位域	名称	复位值	类型	描述
15:0	MINVALUE	0x0001	R/W	通道 2 下限阈值

通道 2 上限阈值寄存器 (CH2MAXVALUE)

偏移量: 0x5C

复位值: 0x0FFF

位域	名称	复位值	类型	描述
15:0	MAXVALUE	0x0FFF	R/W	通道 2 上限阈值

通道 3 下限阈值寄存器 (CH3MINVALUE)

偏移量: 0x60

复位值: 0x0000

位域	名称	复位值	类型	描述
15:0	MINVALUE	0x0001	R/W	通道 3 下限阈值

通道 3 上限阈值寄存器 (CH3MAXVALUE)

偏移量: 0x64

复位值: 0x0FFF

位域	名称	复位值	类型	描述
15:0	MAXVALUE	0x0FFF	R/W	通道 3 上限阈值

ADC 状态寄存器 (ADCSTAT)

偏移量: 0x68

复位值: 0x0000

位域	名称	复位值	类型	描述
15:1	Reserved	0x0000	RO	保留
0	PRDBSY	0	RO	当前 ADC 工作状态 0: ADC 转换完成, 处于空闲状态 1: ADC 正在工作中

ADC 控制寄存器 a (ADCCTRLa)

偏移量: 0x6C

复位值：0x00000000

位域	名称	复位值	类型	描述
31:10	Reserved	0x0000	R/W	保留
9	CH5MAXEN	0	R/W	CH5 采样结果阈值下限中断使能 0: 关闭 1: 开启
8	CH4MAXEN	0	R/W	CH4 采样结果阈值下限中断使能 0: 关闭 1: 开启
7	CH5MINEN	0	R/W	CH5 采样结果阈值下限中断使能 0: 关闭 1: 开启
6	CH4MINEN	0	R/W	CH4 采样结果阈值下限中断使能 0: 关闭 1: 开启
5	CH5EN	0	R/W	通道 5 周期监测使能 0: 关闭 1: 开启
4	CH4EN	0	R/W	通道 4 周期监测使能 0: 关闭 1: 开启
3	RSTN	0	R/W	ADC 复位功能 0: 启动复位 1: 正常模式
2	SDIF	0	R/W	模拟采样信号模式选择 0: 单端模式 1: 差分模式, 该功能为偏移校准模式中使用
1	Reserved	0x0000	R/W	保留
0	DISH	0	R/W	正常模式和偏移校准选择 0: 正常模式 1: 偏移校准模式

注 1: ADC 在上电后默认是复位状态, 要使用时, 必须先把 RSTN 位设置为 1, 同时 ADC 模块上电有时序要求, 需要启动后保持复位信号一段时间, 因此增加了下面的复位配置寄存器, 当该配置为 0 时, RSTN 信号在 ADCEN 信号有效后 6 个 ADC CLK 周期后释放。当配置为其他数值时, RSTN 信号在 ADCEN 信号有效后配置值加 6 个 ADC CLK 周期后释放, 以保障 ADC 功能正常。

注 2: ADC 增加了偏移校准的功能, 以适应因芯片生产或环境造成的个体误差。使用时设置 DISH 和 SDIF 为 1, 使内部的 VIP 和 VIN 信号短路, 此时计算 ADC 对应的通道端口读取的采样值与理想转换值 800H 的差值, 将该差值作为校准的偏移值, 写入 ADC 偏移校准寄存器的 OFFSET 位。注意该位的值存在补码, 如该位的值设成 2F, 2F 是 -17 的补码, 此时 ADC 将 DISH 和 SDIF 设为 0

恢复为正常工作模式时，采样值会自动计算减去 17；如该位的值设为 1A，1A 是 26 的补码，此时 ADC 将 DISH 和 SDIF 设为 0 恢复为正常工作模式时，采样值会自动计算加上 26。

ADC 复位配置寄存器（ADCRSTN）

偏移量：0x70

复位值：0x00000000

位域	名称	复位值	类型	描述
31:6	Reserved	0x0000	R/W	保留
5:0	ADCRSTN	0	R/W	复位信号在 ADCEN 信号使能后增加保持为低电平的周期数

ADC 偏移校准寄存器（ADCOFFSET）

偏移量：0x74

复位值：0x00000000

位域	名称	复位值	类型	描述
31:6	Reserved	0x0000	R/W	保留
5:0	OFFSET	0	R/W	设置 ADC 的偏移校准值

ADC 装载寄存器（ADCLOADEN）

偏移量：0x78

复位值：0x00000000

位域	名称	复位值	类型	描述
31:1	Reserved	0x0000	R/W	保留
0	LOADEN	0	R/W	使能装载信号，写 1 装载，装载完成自清除

注：该寄存器需要在 ADC 模块复位成功正常功能前，要配置 LOADEN 位为 0，将寄存器的值生效，然后才配置 ADCCTRL 控制寄存器第 0 位 EN_ADC 为 1，启动 ADC 模块开始工作

ADC 复位状态寄存器（ADCPWRRDY）

偏移量：0x7C

复位值：0x00000000

位域	名称	复位值	类型	描述
31:1	Reserved	0x0000	R	保留
0	PWRRDY	0	R	ADC 复位释放标志, 高有效

通道 4 采样周期寄存器 (CH4PERIOD)

偏移量: 0x80

复位值: 0x0000

位域	名称	复位值	类型	描述
15:0	CH4PERIOD	0x0000	R/W	通道 4 采样周期: (CH4PERIOD+1) * 512

通道 5 采样周期寄存器 (CH5PERIOD)

偏移量: 0x84

复位值: 0x0000

位域	名称	复位值	类型	描述
15:0	CH5PERIOD	0x0000	R/W	通道 5 采样周期: (CH5PERIOD+1) * 512

通道 4 下限阈值寄存器 (CH4MINVALUE)

偏移量: 0x88

复位值: 0x0000

位域	名称	复位值	类型	描述
15:12	Reserved	0x0	R	保留
11:0	MINVALUE	0x000	R/W	通道 4 下限阈值

通道 4 上限阈值寄存器 (CH4MAXVALUE)

偏移量: 0x8C

复位值: 0x0FFF

位域	名称	复位值	类型	描述
15:12	Reserved	0x0	R	保留
11:0	MAXVALUE	0xFFF	R/W	通道 4 上限阈值

通道 5 下限阈值寄存器 (CH5MINVALUE)

偏移量: 0x90

复位值: 0x0000

位域	名称	复位值	类型	描述
15:12	Reserved	0x0	R	保留
11:0	MINVALUE	0x000	R/W	通道 5 下限阈值

通道 5 上限阈值寄存器 (CH5MAXVALUE)

偏移量: 0x94

复位值: 0x0FFF

位域	名称	复位值	类型	描述
15:12	Reserved	0x0	R	保留
11:0	MAXVALUE	0xFFF	R/W	通道 5 上限阈值

十六、硬件设计

ASRPRO 芯片外围仅需要少量器件就可以支持各类语音应用。针对语音部分，该芯片可以支持双麦克风输入或单麦克风输入+AEC 回声消除的方案。用户可以根据设计的应用方案功能、功耗和成本要求选择合适的电路，下面对该芯片一个单麦克风输入+AEC 回声消除方案的应用参考电路图做具体描述。

应用参考电路图

应用参考电路图如图 H-1，是 ASRPRO 一个支持单麦克风输入+AEC 回声消除和功放输出的应用方案电路图。

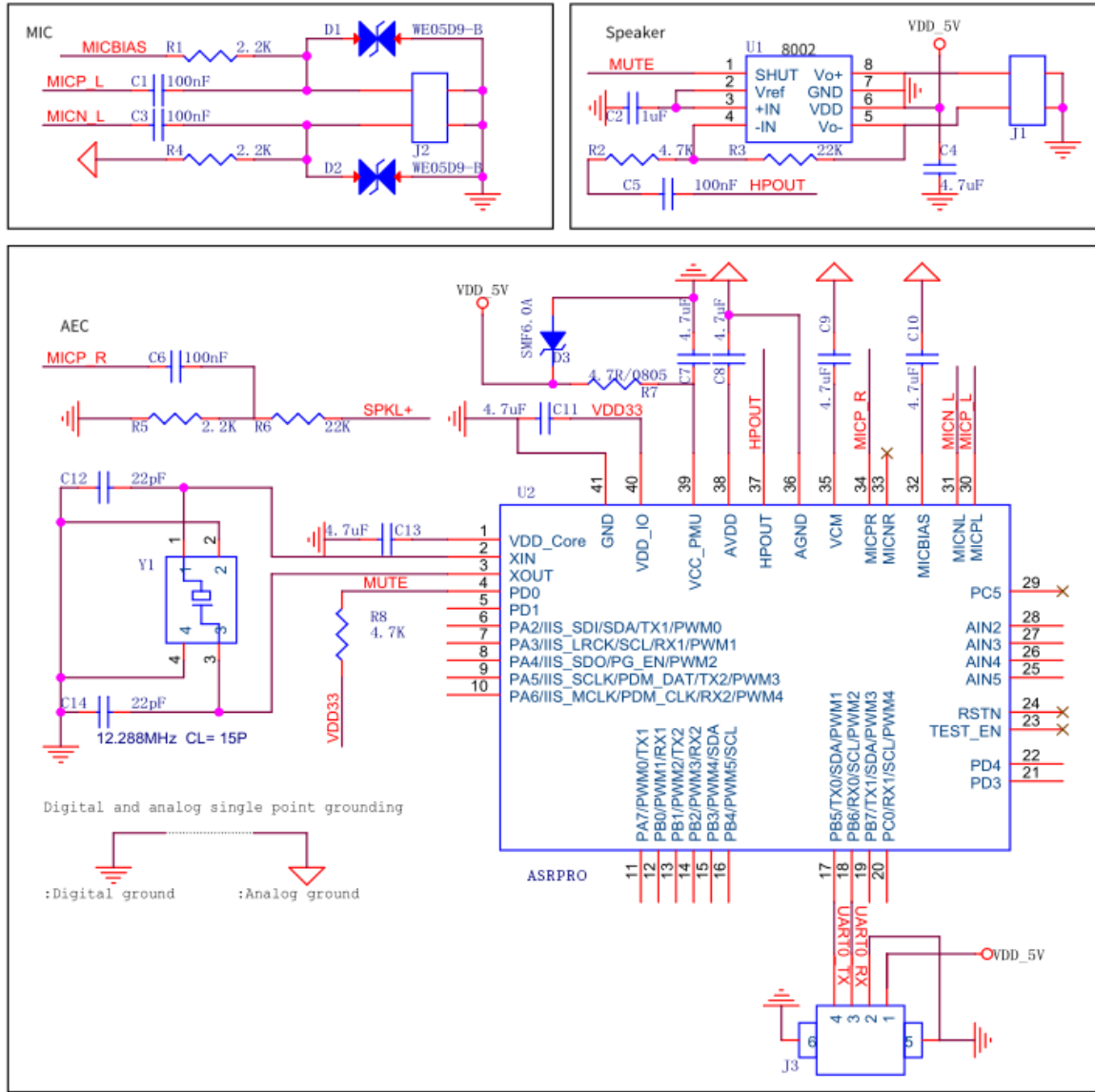


图 H-1 ASRPRO 应用参考电路图

该芯片可以采用 5V 直接供电，用户可按照上图中对应的外围器件规格来进行设计。ASRPRO 芯片推荐采用外部晶振，但芯片也内置了高精度 RC 振荡器，对成本有较高要求且支持算法功能不多时，可直接采用内部的高精度 RC 振荡器。

原理图设计时如果要考虑板级在线升级功能，可以将 UART0 引脚引出，以方便 PCB 板贴片完成后通过 UART0 对主芯片内部的 Flash 进行固件升级。芯片的 PA4 (PG_EN) 引脚内部带上拉，上电默认为升级模式，开机后要检测外部 UART0 口发来的升级信号，如果有则直接启动升级。芯片默认的开机时间因为增加了升级模式的检测而延长，大概约 850mS；如果用户对开机时间有很高的要求，可以将 PA4 脚引出，增加两个 2.2K 的下拉电阻到地，两个 2.2K 电阻连接的中间增加一个测试点，此时芯片开机为正常模式，开机时间大概约 350mS，可以缩短开机时间。如果

此时要在线升级可以通过外部给两个 2.2K 电阻连接的中间测试点供高电平，将 PA4 引脚拉高，再通过 UART0 升级。

该芯片方案可选用差分麦克风设计或单端麦克风设计，推荐采用上图中的差分麦克风设计。如果用户对成本有要求，可以将上图中麦克风部分修改为单端麦克风设计，可以比差分麦克风少使用一些被动器件，但该方式仅推荐应用在麦克风线长小于 20 厘米的场合中，否则会因为线太长，抗干扰效果不够，导致语音识别效果没有差分麦克风设计的方式好。上图中功放采用的是 AB 类的功放，推荐采用 8002 功放芯片，用户也可以按照方案的要求自行选择功放芯片，如果不需要功放功能时也可以去掉该部分电路以降低成本。用户如果不用 AEC 回声消除功能，也可以去掉该部分电路以降低成本。

用户如果对方案的功耗没有特殊要求时，建议直接采用芯片内部的 PMU 供电，如果有功耗要求，可以采用增加外部 DCDC 芯片给芯片 1.1V 供电，以降低功耗。芯片的 UART 口均支持 5V 通信，上图中的 UART0 口是接的 3.3V 信号，如果要接 5V，在 UART0 的 RX 和 TX 管脚外围增加连接到 5V 的上拉电阻即可，不用额外增加电压转换电路。

天问五么提供了多种方案参考原理图，可以满足大多数通常应用场景。客户在实际应用开发中需要根据具体产品功能性能要求，系统特性及应用场景等审慎选择参考其中一种最适合产品的参考原理图进行参考和设计优化。由于天问五么无法掌握所有产品系统和应用知识，望客户或方案合作方在量产前结合产品系统和应用场景对产品功能性能（含语音芯片及模块与产品系统的匹配性）进行充分的测试验证。如果在设计修改过程中有不清楚不确定的问题点，请联系天问五么工程师进行充分沟通。用户可参考如下文件：

方案名称	方案功能	方案应用场景
典型方案	单麦差分麦克风输入，带回声消除功能	适合广泛通用产品、带播音、带回声消除的产品
双麦 AEC 方案	双麦差分麦克风输入，带回声消除功能	有双麦克风输入、回声消除需求的产品

该原理图原文件和 PCB 参考资料可以到 天问五么平台 中下载并使用。

PCB Layout 设计

电源电路

1. 电源走线 电源输入注意防护过压及浪涌防护，在 5V 输入设计 TVS 器件和 4.7 欧姆电阻，走线先经过 TVS 再经过电阻到芯片。电源走线直径依据实际电路电流大小而定，3.3V 电源的走线线宽不小于 15mil，1.2V 电源的走线线宽不小于 15mil。尽量使用覆铜方式走线，电源走线尽量短而粗，电源走线最窄处不低于 8mil 线宽，避免电源走线形成闭环线路。

2. 电源退耦电容 电源退耦电容，布局时靠近对应的管脚。

静电防护要求

两层板设计时，尽量走线在 TOP 层，保持 BOTTOM 地平面的完整性。如设计有 ESD 器件，将 ESD 器件尽量靠近插件的引脚，提高防护效果。

应用其它注意事项

1. 芯片集成了 PMU 管理单元，PMU 包含三个 LDO，分别给芯片提供 3.3V 和 1.1V 电压，如对功耗无特殊要求，方案无需外部电源芯片。
2. 芯片采用无铅环保工艺制造，SMT 焊接时请按照无铅标准设置炉温和时间等参数。
3. 芯片取用、包装时需注意静电影响，建议采用抗静电材料隔离。

十七、电气特性

ASRPRO 电气特性参数见下表。

表 E-1 电气参数表

符号	参数	最小值	典型值	最大值	单位
VIN5V	PMU 输入管脚电压, 一般为 5V	3.6	5	5.5	V
AVDD	模拟和 Codec 供电电压	2.97	3.3	3.63	V
VDD33	芯片 IO 供电电压	2.97	3.3	3.63	V
VDD11	芯片内核供电电压	0.99	1.1	1.22	V
VIH	输入高电压, $3.0V \leq VDD33 \leq 3.6V$	$0.7 * VDD33$	-	-	V
VIL	输入低电压, $3.0V \leq VDD33 \leq 3.6V$	-	-	$0.3 * VDD33$	V
VOL	输出低电压 @IOL = 12mA	-	-	0.4	V
VOH	输出高电压 @IOH = 20mA	2.4	-	-	V
I5VIO	IO (5V 耐压) 输出 3.3V 时驱动电流	5	-	23	mA
I33VIO	IO (3.3V 耐压) 输出 3.3V 时驱动电流	12	-	26	mA
ΣI_{VDD}	芯片所有 IO 总电流之和	-	-	180	mA
Pde	采用 5V 供电, 芯片 1.1V 采用外部 DC-DC 芯片供电, 正常识别时 5V 输入的总功耗 (环境温度 $T_A = 25^\circ C$)	75	-	175	mW
Pdi	采用 5V 给芯片供电, 芯片采用内部 PMU, 正常识别时 5V 输入的总功耗 (环境温度 $T_A = 25^\circ C$)	165	-	265	mW
ACCHSI	RC 温漂 $T_A = -40$ to $85^\circ C$	-2	-	+2	%
Ta	芯片工作环境温度	-40	-	+85	$^\circ C$
Tst	芯片储存环境温度	-55	-	+150	$^\circ C$

ASRPRO 进行 SMT 焊接时请控制炉温和时间, 一个 SMT 焊接的温度曲线如下图所示。

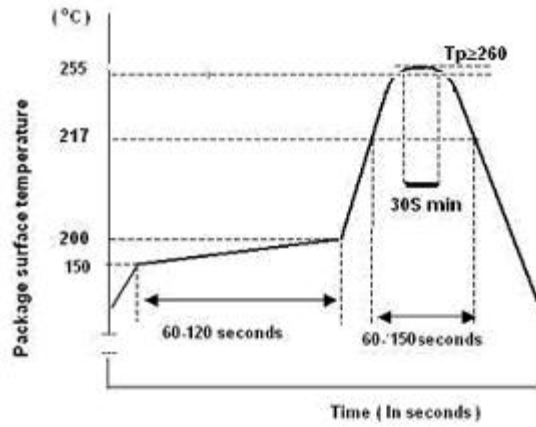


图 E-1 ASRPRO SMT 焊接温度曲线

ASRPRO 的潮湿敏感度等级为 MSL3 级，使用前请按照 MSL3 级条件存储。如果开包装后存放时间超过 MSL3 级的要求，请在 SMT 焊接前先进行烘烤。

十八、封装信息

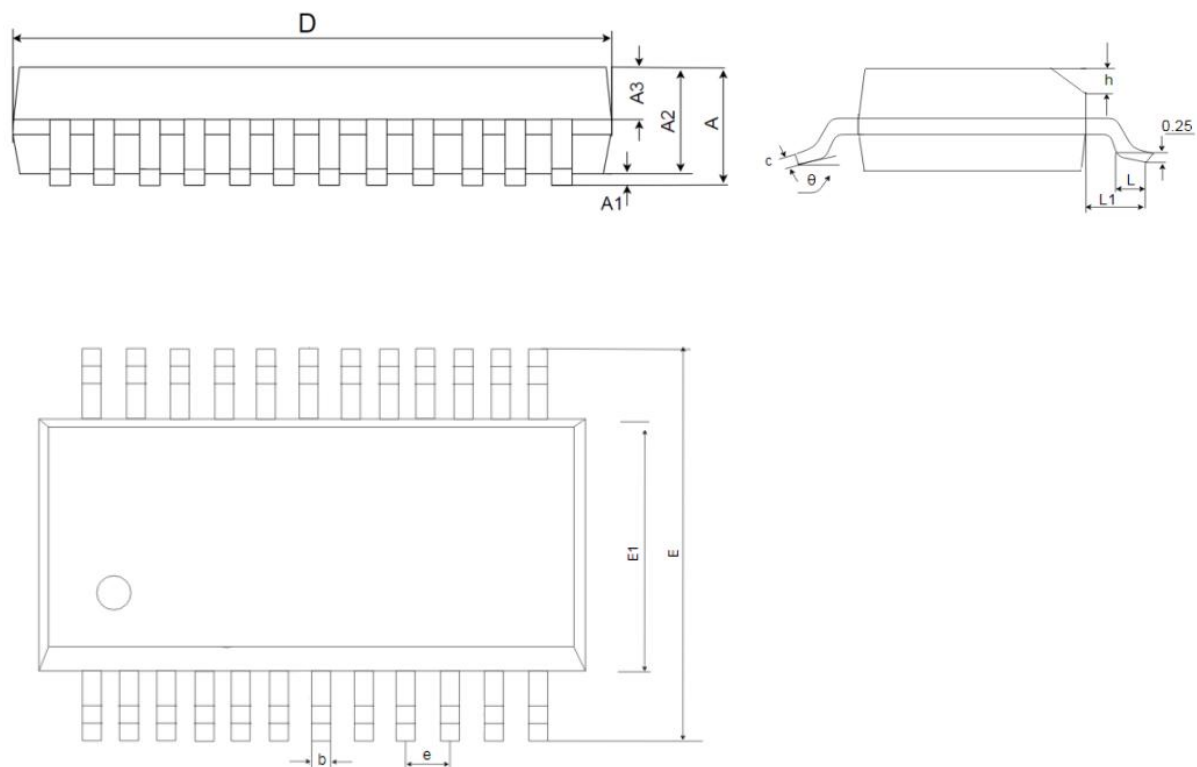


图 P-1 芯片封装外形图

上图是芯片的封装外形图，具体尺寸参数见下表所示。

表 P-1 封装尺寸参数（单位为毫米）

SYMBOL	最小值	典型值	最大值
A	-	-	1.75
A1	0.10	0.15	0.25
A2	1.30	1.48	1.50
A3	0.60	0.65	0.70
b	0.23	-	0.31
c	0.20	-	0.24
D	8.55	8.6	8.75
E	5.80	6.00	6.20

SYMBOL	最小值	典型值	最大值
E1	3.80	3.90	4.00
e	-	0.635BSC	-
h	0.30	-	0.50
L	0.50	-	0.80
L1	-	1.05REF	-
θ	0	-	8°

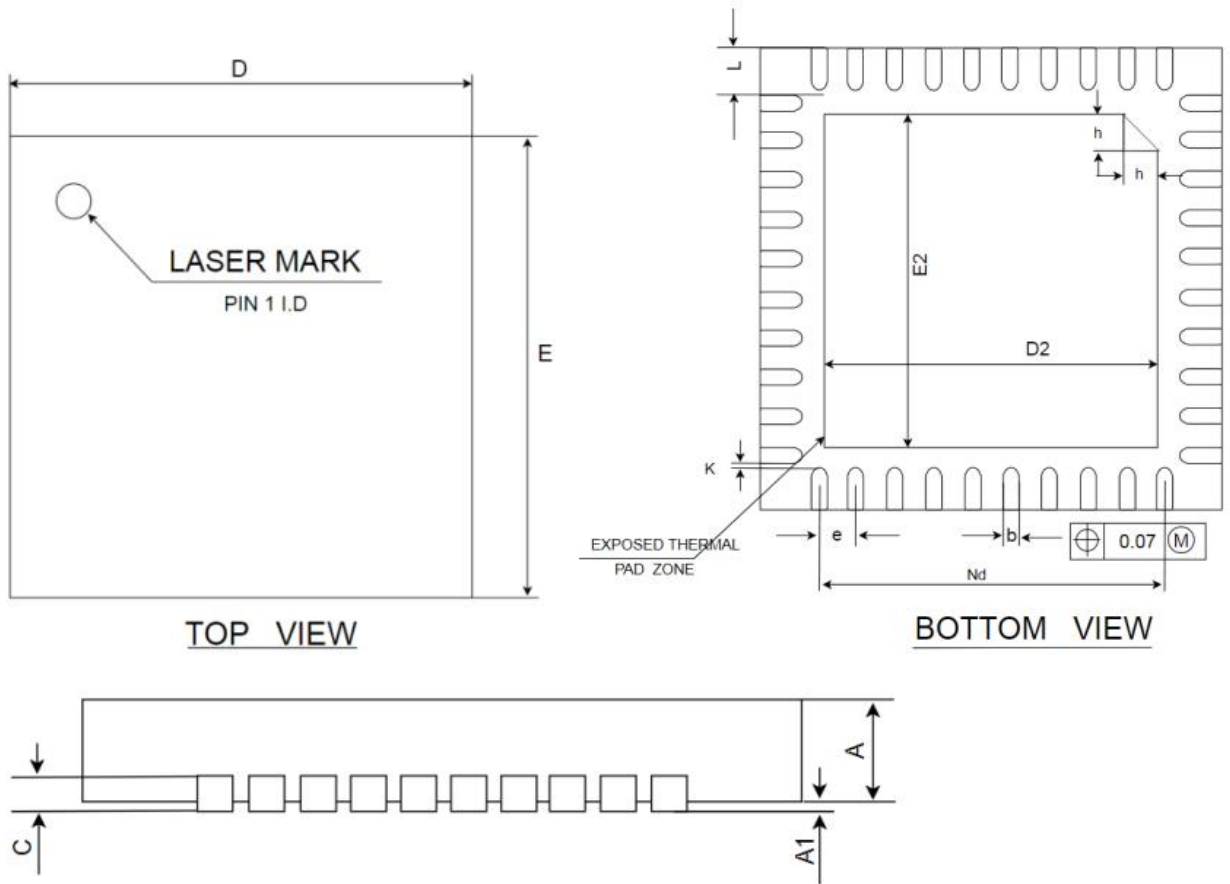


图 P-2 QFN40 芯片封装外形图

上图是 QFN40 芯片的封装外形图，具体尺寸参数见下表所示。

表 P-2 封装尺寸参数（单位为毫米）

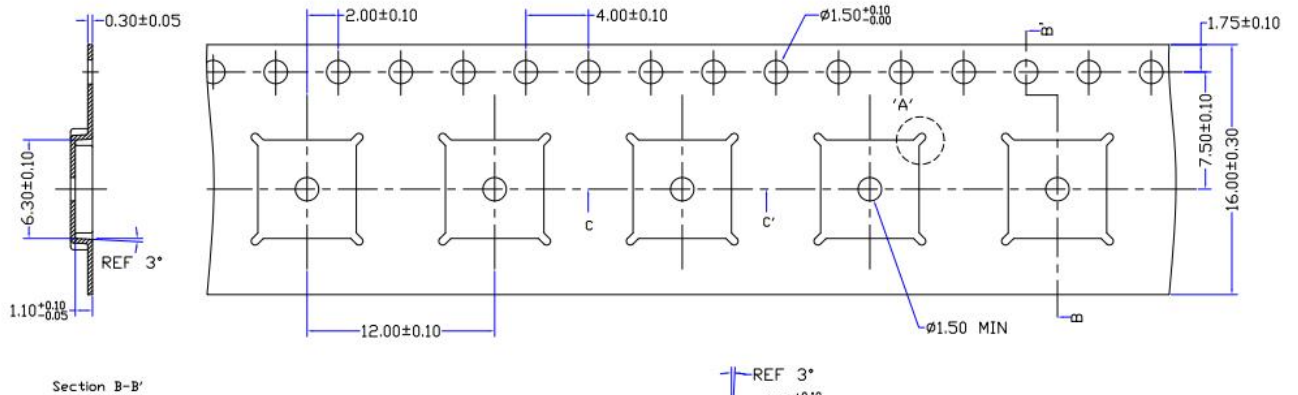
SYMBOL	最小值	典型值	最大值
A	0.80	0.85	0.90

A1	0.00	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.25
D	4.90	5.00	5.10
D2	3.60	3.70	3.80
e	-	0.40BSC	-
Nd	-	3.60BSC	-
E	4.90	5.00	5.10
E2	3.60	3.70	3.80
L	0.35	0.40	0.45
K	0.20	-	-
h	0.30	0.35	0.40

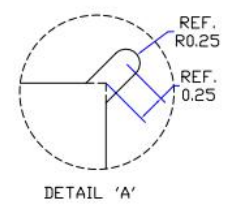
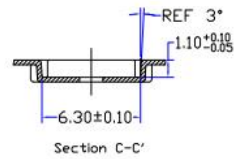
十九、芯片订购信息

表 F-1 ASRPRO 订购信息表

IC Model	Flash	Status	Packaging Dimensions	Packing	Package Qty	Eco Plan	MSL Peak Temp	Op Temp (°C)
ASRPRO-2M	2MByte	MP	SSOP24 (8.6mm*6mm*1.64mm)	Tube	50	RoHS & Green	Level-3 260C-UNLIM	-40 to 85
ASRPRO-4M	4MByte	MP	SSOP24 (8.6mm*6mm*1.64mm)	Tube	50	RoHS & Green	Level-3 260C-UNLIM	-40 to 85
ASRPRO-4M	4MByte	MP	QFN40 (5mm*5mm*0.85mm)	Tape & Reel	TBD	RoHS & Green	Level-3 260C-UNLIM	-40 to 85

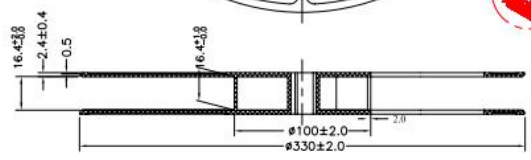
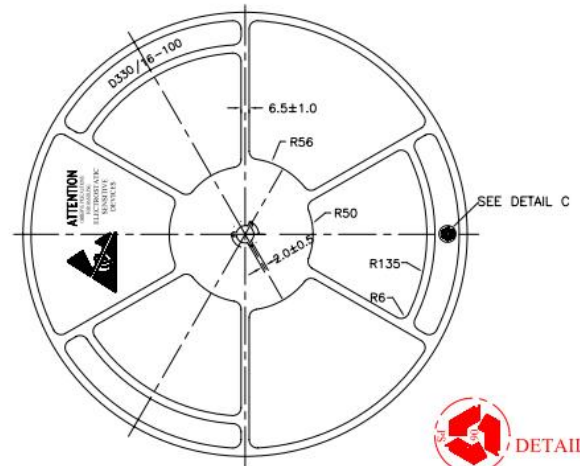
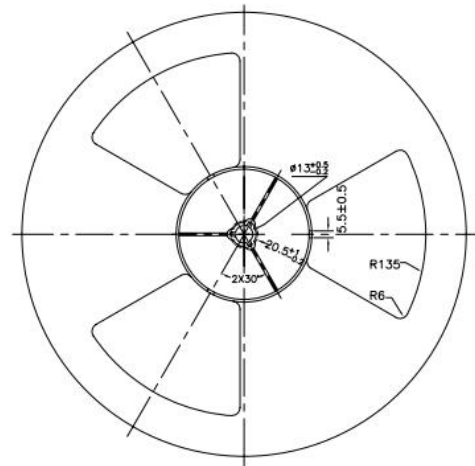


Section B-B'



NOTES:

1. ALL DIMS IN MM
2. MATERIAL: CONDUCTIVE POLYSTYRENE
3. 10 sprocket hole pitch cumulative tolerance $\pm 0.20\text{mm}$
4. Carrier camber is within 1mm in 250mm
5. There must not be foreign body adhesion and the state of the surface must be excellent
6. Surface resistance $1 \times 10^5 \sim 1 \times 10^9 \text{ OHMS/SQ}$
7. 17" PAPER-Reel, 43333 pockets (520m)



注意:

1. 材料：聚苯乙烯（黑色）；
2. 平整度：最大允许3毫米；
3. 所有尺寸为毫米；
4. 表面电阻： 10^5 TO 10^9 OHMS/SQ.
5. 所有未注公差： ± 0.25 。